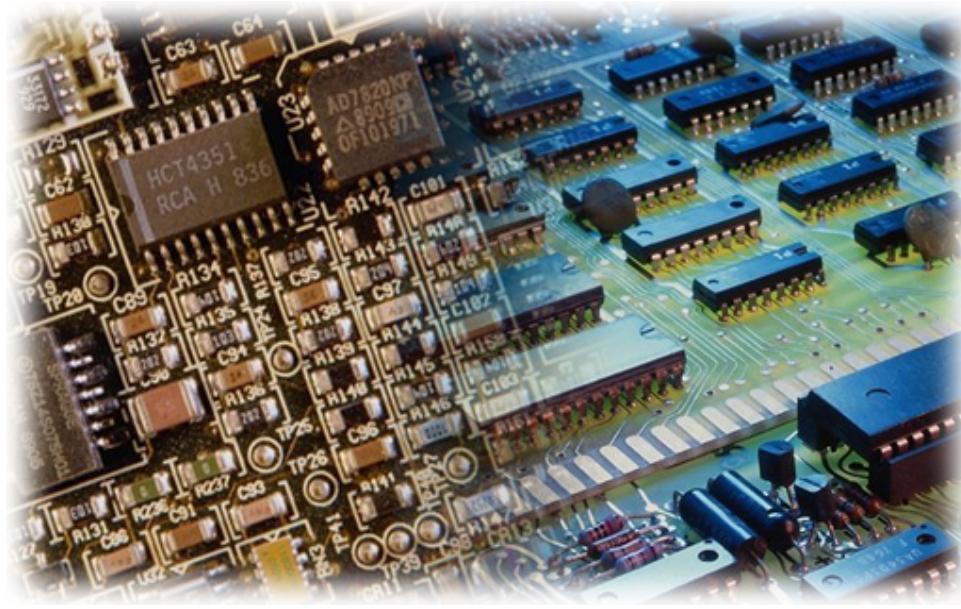




الكترونيات صناعية وتحكم

حاسبات ومعالجات دقيقه

إلك ٢٤٩



الحمد لله وحده، والصلوة والسلام على من لا نبي بعده، محمد وعلى آله وصحبه، وبعد:

تسعى المؤسسة العامة للتعليم الفني والتدريب المهني لتأهيل الكوادر الوطنية المدرية القادرة على شغل الوظائف التقنية والفنية والمهنية المتوفرة في سوق العمل، ويأتي هذا الاهتمام نتيجة للتوجهات السديدة من لدن قادة هذا الوطن التي تصب في مجملها نحو إيجاد وطن متكامل يعتمد ذاتياً على موارده وعلى قوة شبابه المسلح بالعلم والإيمان من أجل الاستمرار قدماً في دفع عجلة التقدم التنموي، لتصل بعون الله تعالى لمصاف الدول المتقدمة صناعياً.

وقد خططت الإدارة العامة لتصميم وتطوير المناهج خطوة إيجابية تتفق مع التجارب الدولية المتقدمة في بناء البرامج التدريبية، وفق أساليب علمية حديثة تحاكي متطلبات سوق العمل بكافة تخصصاته لتلبى متطلباته ، وقد تمثلت هذه الخطوة في مشروع إعداد المعايير المهنية الوطنية الذي يمثل الركيزة الأساسية في بناء البرامج التدريبية، إذ تعتمد المعايير في بنائها على تشكيل لجان تخصصية تمثل سوق العمل والمؤسسة العامة للتعليم الفني والتدريب المهني بحيث تتوافق الرؤية العلمية مع الواقع العملي الذي تفرضه متطلبات سوق العمل، لخرج هذه اللجان في النهاية بنظرة متكاملة لبرنامج تدريسي أكثر التصاقاً بسوق العمل، وأكثر واقعية في تحقيق متطلباته الأساسية.

وتتناول هذه الحقيقة التدريبية " حاسبات و معالجات دقيقة " لمتدرب قسم " الإلكترونيات صناعية و تحكم " للكليات التقنية موضوعات حيوية تتناول كيفية اكتساب المهارات الالزمة لهذا التخصص.

والإدارة العامة لتصميم وتطوير المناهج وهي تضع بين يديك هذه الحقيقة التدريبية تأمل من الله عز وجل أن تسهم بشكل مباشر في تأصيل المهارات الضرورية الالزمة، بأسلوب مبسط يخلو من التعقيد، وبالاستعانة بالتطبيقات والأشكال التي تدعم عملية اكتساب هذه المهارات.

والله نسأل أن يوفق القائمين على إعدادها المستفيدين منها لما يحبه ويرضاه، إنه سميع مجيب الدعاء.

الإدارة العامة لتصميم وتطوير المناهج

في أيامنا هذه من منا لا يستطيع ملاحظة العشرات أو المئات من الأجهزة الإلكترونية البسيطة منها و المعقّدة. فهناك أجهزة ملأت أسواق العالم التجارية حتى أصبحت أخيرا في متناول الكبير والصغير منا. من منا لا يسمع بأجهزة اللهو الصورية ، وأجهزة الفسل الذكية التي تقوم بتنفيذ الكثير من الأعمال بمجرد ضغط عدد من الأزرار، والأجهزة الآلية لسحب النقود من المصارف، وأجهزة مضخات البنزين الإلكترونية، وأجهزة غزت صناعة البلاستيك أو صناعة الأدوية.

إن كل هذه الأجهزة "الذكية" تعتمد على "عقل" إلكتروني صغيراً غزا العالم اليوم باستخداماته، ولا ي تعد حجمه حجم ١.٥ سم^٣: إنه "الميكروبروسيسور" Microprocessor أو المعالج الدقيق.

إن عصرنا هذا يطلق عليه اسم عصر الحاسب الإلكتروني، ولا يخفى على أحد الآن ما هي أهمية هذا الجهاز. المعالج الدقيق يشكل قلباً لهذا الجهاز.
ولقد وفقنا الله في الوصول إلى هذا النتاج الفني، اعتمدنا في بحثنا هذا على إحدى المعالجات الدقيقة و المعروفة و هو المعالج الدقيق ٨٠٨٥A Intel المصنوع من قبل شركة Intel، المعالجات الدقيقة الأخرى (Zilog, Motorola) لا تختلف دراستها في الأساس عن ما ورد في محتوى هذه المذكرة.
و لقد فصلت المعلومات إلى خمسة أبواب و تتمثل في:

- الباب الأول: مقدمة الحاسب

بإمكان المتدرب أن يكسب خلال دراسة هذا الباب:

- مفاهيم المعالج الدقيق و وظائفه القاعدية.

- التعرف على المكونات الأساسية التي تشكل "الفروع" المتكاملة للمعالج

- نوعية الإشارات التي يفهمها و يعمل بها المعالج.

- الباب الثاني: موجهات الدخل و الخرج

هذا الباب يتطرق إلى العناصر التي تستعمل من طرف المعالج في نطاق تبادل البيانات و منها:

- وحدات إدخال/إخراج و طرق الإرسال و الاستقبال للبيانات المستعملة.

- وحدة الذاكرة و كيفية بناء مجال العناوين المستعملة من طرف المعالج في الاتصال بالوحدات.

- الطرق المستعملة في الإرسال و الاستقبال: المصادقة، المقاطعة، النقل المباشر

الباب الثالث: التكوين الداخلي للذاكرة

بواسطة هذا الباب يستطيع المتدرب معرفة التكوين الداخلي للموقع ب بصورة الخلية التي تمثله كما يتطرق هذا الباب إلى التكنولوجيا المستعملة في صنع أنواع الذاكرة منها:

-الذاكرة الطيارة

-الذاكرة غير الطيارة

الباب الرابع: معالجات البيانات

دراسة هذا الباب تمكن المتدرب من:

- التعرّف على التكوين الداخلي للمعالج وكيفية هذا الأخير في استعمال التعليمات و البيانات المخزنة في الذاكرة للقيام بتنفيذها.

-استعمال التعليمات و النمط التي تكتب عليه (بالنسبة للمعالج ٨٠٨٥A Intel) يتطرق إليها كذلك هذا الباب.

-توضيح مراحل برنامج ما يشير إليها هذا الباب عن طريق استعمال بيان السياق(Flowchart)

الباب الخامس: برمجة المعالج الدقيق و الحاسب الدقيق

دراسة المتدرب لهذا الباب تمكنه من كتابة البرنامج بلغة التجميع (Assembly language) و تحويله إلى برنامج لغة الآلة عن طريق رموز التعليمات (Operation code)، كما تعطي فكرة بسيطة على البرامج ذات مستوى عالي (High level Language) المستعملة في برمجة الحاسب.



حاسبات ومعالجات دقيقة

الحاسبات الدقيقة و المعالج العملي

الحاسبات الدقيقة و المعالج العملي

١

١ مفاهيم للاحسب الدقيق والمعالج الدقيق**١- أسباب ظهور المعالج الدقيق**

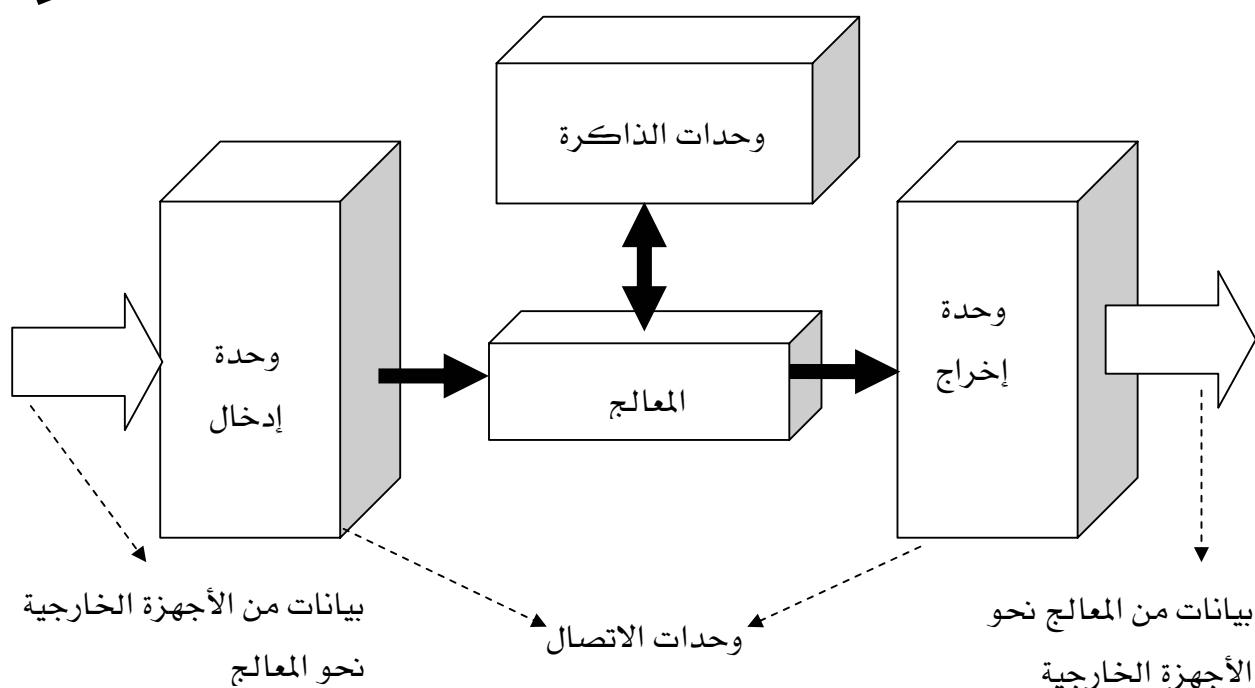
نتائج الأبحاث التي أنجزت في مجال المواد الشبه الموصلة و خاصة ميدان الدارات المتكاملة (IC : Integrated Circuits) والتكمال واسع النطاق (LSI : Large Scale Integration) والتكمال واسع النطاق جدا (VLSI : Very Large Scale Integration) أدت إلى ظهور المعالج الدقيق، بحيث أن هذه التقنيات بإمكانها تصميم على نفس القطعة المجمعة مساحتها بعد المليمترات المريعة مئات الآلاف من المكونات الإلكترونية مثل الترانزستور و الثنائي .

المعالج الدقيق متكون من دارة أو دارات ذات التكمال واسع النطاق أو التكمال واسع النطاق جدا.

١-٢ مفاهيم المعالج الدقيق و الحاسب الدقيق**١-٢-١ المعالج الدقيق.**

يستخدم المعالج الدقيق لأنـه :

- قادر على القيام بعـدة وظائف لأنـه قابل للبرمجة ، وبإمكانـه تنفيـذ مجموعـة من التعليمـات المتـغيرـة.
- ميدان استعمالـه شاسـعا و ذلك بـتوصـيلـه لأجهـزة مختـلـفة الأداء عن طـرـيق وحدـات الاتـصال.

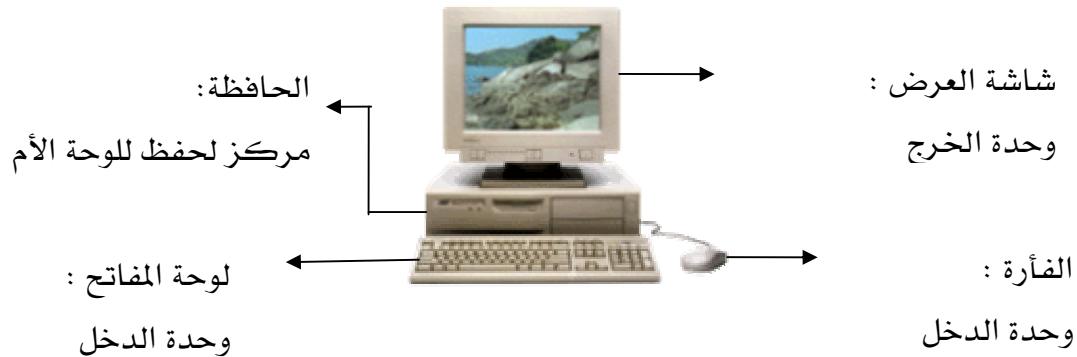


شكل (١ - ١): استعمال المعالج الدقيق

تشغيل المعالج الدقيق يتركز على استقبال بيانات عن طريق وحدة الدخل ثم معالجتها وإرسالها بعد ذلك عن طريق وحدة الخرج، المعالجة تتم حسب تعليمات متتالية يطلق عليها اسم البرنامج مخزنة داخل وحدة الذاكرة.

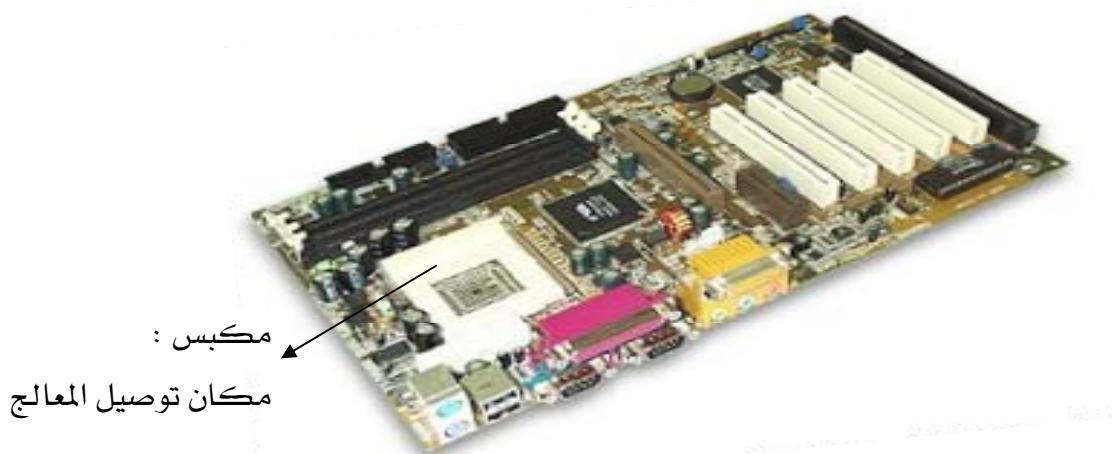
١- ٢- الحاسوب الدقيق

التحدث عن الحاسوب الدقيق هو التحدث عن المعالج الدقيق بشكل أو بأخر، والحاسوب الدقيق يتكون أساساً من وحدة ذاكرة، ووحدة إدخال و إخراج المعلومات، بالإضافة إلى المعالج الدقيق نفسه.



صورة (١ - ١) : حاسب دقيق

لوحة الأم تشمل جميع دوائر الإسناد الضرورية لعمل المعالج من ذاكرة ووحدات إدخال/إخراج، زيادة على ذلك دارات معاقب (Logic Gates) وبوابات منطقية (Multiplexors) وميقات (Clock) وتغذية (Power Supply).



صورة (١ - ٢) : لوحة الأم

٢ نظام المعالج الدقيق

المعالج الدقيق لوحدة كقطعة الكترونية غير قادر على القيام بأي وظيفة، وتشغيله مرتبط باستعمال:

- ذاكرة من نوع (ROM : Read Only Memory) :

هي ذاكرة قابلة للقراءة فقط، و تستعمل لتخزين البرنامج الدائم الذي سيتبعه المعالج. البرمجة تكون خارجية من طرف المستعمل.

- ذاكرة من نوع (RAM : Random Acces Memory) :

هي ذاكرة قابلة للقراءة والكتابة، تستعمل من طرف المعالج لتخزين معلومات مؤقتة غير دائمة.

- وحدة إدخال (Input unit) :

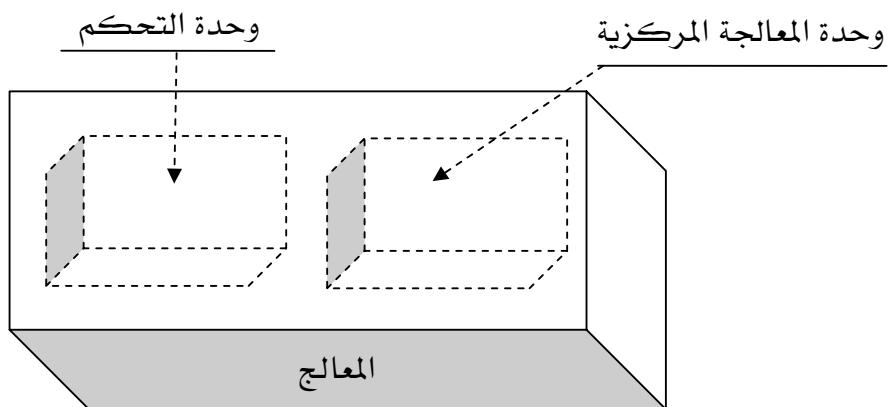
تستعمل من طرف المعالج للحصول على بيانات من الأجهزة الخارجية الموصلة مع هذه الوحدة.

- وحدة إخراج (Output unit) :

تستعمل من طرف المعالج لإرسال بيانات نحو الأجهزة الخارجية الموصلة مع هذه الوحدة.

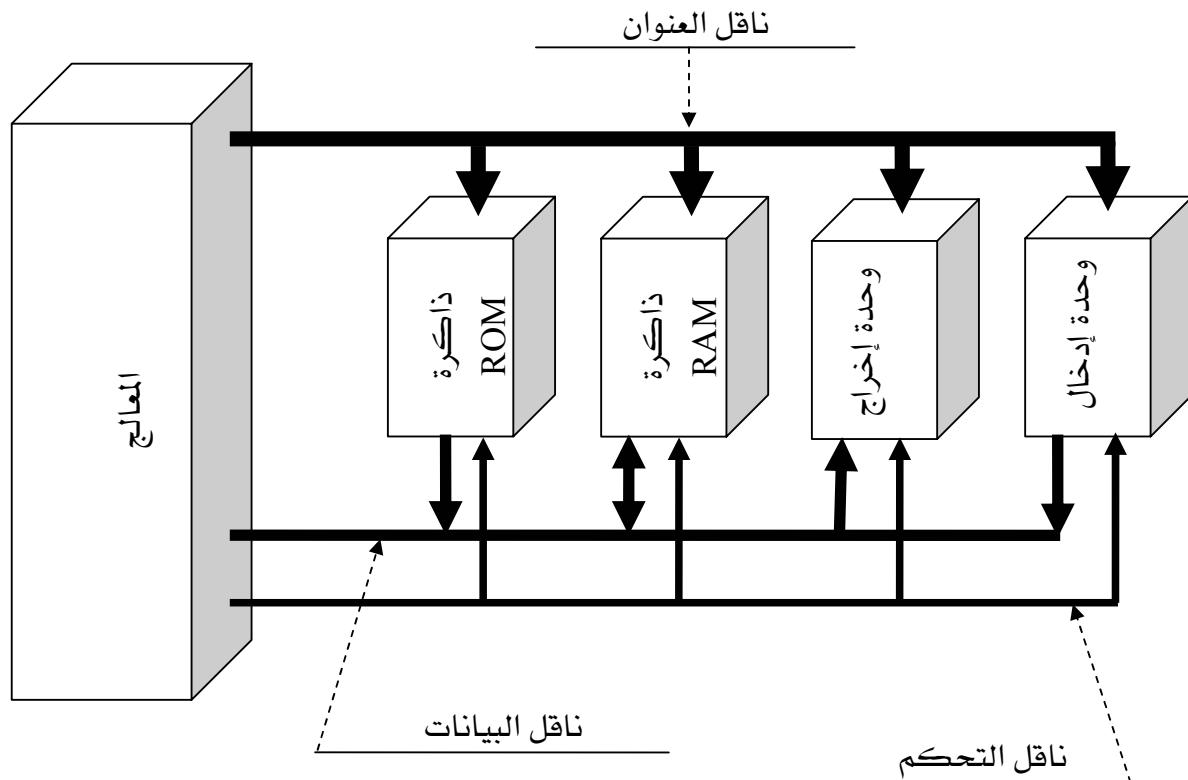
- وحدة المعالجة المركزية (CPU : Central Processing Unit) و وحدة التحكم

(CU : Contol Unit) وحدتان داخليتان للمعالج يتم يهما تطبيق كل تعليمات البرنامج.



شكل (١ - ٢) : وحدة المعالجة المركزية و وحدة التحكم للمعالج.

وبذلك نظام المعالج الدقيق البسيط يكون على الشكل التالي :



شكل(١-٣) : توصيل المعالج بالوحدات

٢- ١- الناقل (Bus) :

مجموعة من الأسلام الكهربية تكون قيمة الجهد على كل سلك ٥٧ أو ٠٧ (أو حالة منطقية ٠ أو ١).

٢- ٢- ناقل البيانات (Data Bus) :

تستعمل مجموعة هذه الأسلام لنقل البيانات من المعالج نحو الوحدات أو العكس. هذا الناقل ذو الاتجاهين ، عدد الأسلام يتغير حسب المعالج المستعمل (٦٤/٣٢/١٦/٨ وحدات رقمية Bit)، ويرمز لهذا الأسلام بـ $D_1, D_2, D_3, D_4, D_5, D_6, D_7, D_8$ إذا كان على سبيل المثال المعالج يستعمل ٨ أسلام.

٢ - ٣ ناقل العنوان (Address Bus) :

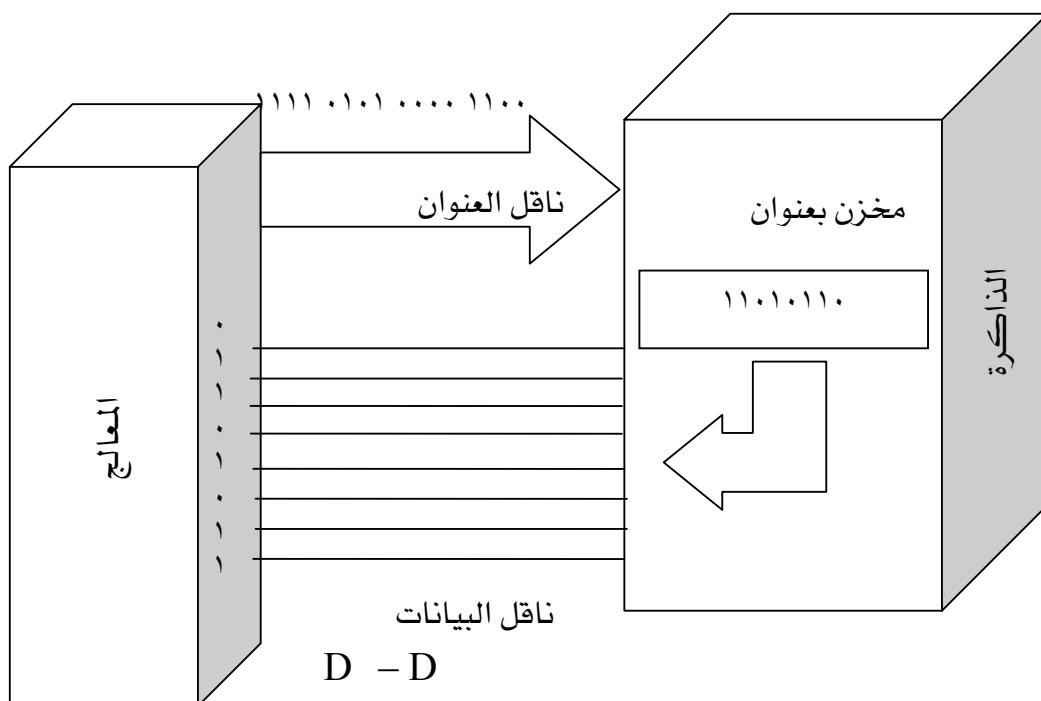
إن الذاكرة تتكون من مخازن، لكل مخزن عنوان.

مثلاً إذا أراد المعالج أن يقرأ محتوى مخزن في الذاكرة فعليه أن يعينها (عنوان المخزن يوضع على ناقل العنوان) حينئذ محتوى المخزن سيُنقل من الذاكرة إلى المعالج عبر ناقل البيانات.

يرمز لهذا الأسلام بـ $A_0, A_1, A_2, \dots, A_{15}$ لناقل عنوان ذات 16 سلك.

إشارات ناقل العنوان ذو اتجاه واحد من المعالج نحو الوحدات.

مثال :



شكل (١ - ٤) : طريقة نقل البيانات من الذاكرة نحو المعالج

٢ - ناقل التحكم (Control Bus)

يتكون هذا الناقل من مجموعة من الأساند دورها القيام بضبط الأحداث بطريقة تزامنية و التحكم كذلك في وحدات الذاكرة و وحدات إدخال و إخراج من طرف المعالج.

وفي المثال السابق الذاكرة تستجب لطلب المعالج في ضرورة زمني معين لتجهيز البيانات على ناقل البيانات، لهذا الغرض المعالج له إشارة القراءة (RD) وكذلك إشارة الكتابة (WR)، هذه الإشارات وأخرى تابعة لناقل التحكم.

تستعمل الإشارات الآتية لتحكم في:

| الهدف | الرمز |
|--|-------|
| القراءة من الذاكرة (كانت ROM أو RAM) | MEMR |
| الكتابة في الذاكرة (RAM) | MEMW |
| القراءة من وحدة إدخال | IOR |
| الكتابة في وحدة إخراج | IOW |

٣ هيئة المعلومات المستعملة من طرف المعالج

إن المعالجات العمل الدقيق تعتمد في عملها لنقل المعلومات (بيانات أو تعليمات) على كلمة(Word) مكونة من $16/8$ وحدة رقمية(Bit) حسب المعالج المستعمل. بنسبة للمعالج ذات ٨ وحدات رقمية هذه الكلمة تسمى "بايت"(Byte). النظام الرقمي المستعمل لتمثيل المعلومات هو :

- نظام تمثيل الرقم بصورة ثنائية للرقم العشري (Binary Coded Decimal)
- النظام السادس العاشر

الجدول التالي يوضح أوجه التشابه بين الأنظمة:

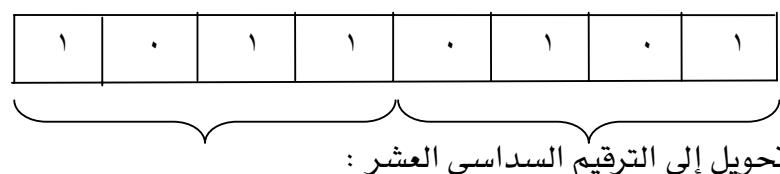
| الأساسي ١٦ | عشري بالصيغة الثنائية | الأساسي ١٠ |
|------------|-----------------------|------------|
| ٠ | | ٠ |
| ١ | ...٠٠١ | ١ |
| ٢ | ..٠٠١٠ | ٢ |
| ٣ | .٠٠١١ | ٣ |
| ٤ | ٠٠٠٠ | ٤ |
| ٥ | ٠٠٠١ | ٥ |
| ٦ | ٠٠١٠ | ٦ |
| ٧ | ٠٠١١ | ٧ |
| ٨ | ٠٠٠٠ | ٨ |
| ٩ | ٠٠٠١ | ٩ |
| A | ٠٠١٠ | ١٠ |
| B | ٠٠١١ | ١١ |
| C | ٠٠١٠ | ١٢ |
| D | ٠٠٠١ | ١٣ |
| E | ٠٠٠٠ | ١٤ |
| F | ٠٠٠٠ | ١٥ |

تعتمد دراسة المعالج الدقيق كذلك على قوانين التحويل من النظام العشري بصيغة الثنائي إلى النظام السداسي العشر.

مثال:

لتكن الكلمة ممثلة بالعدد التالي :

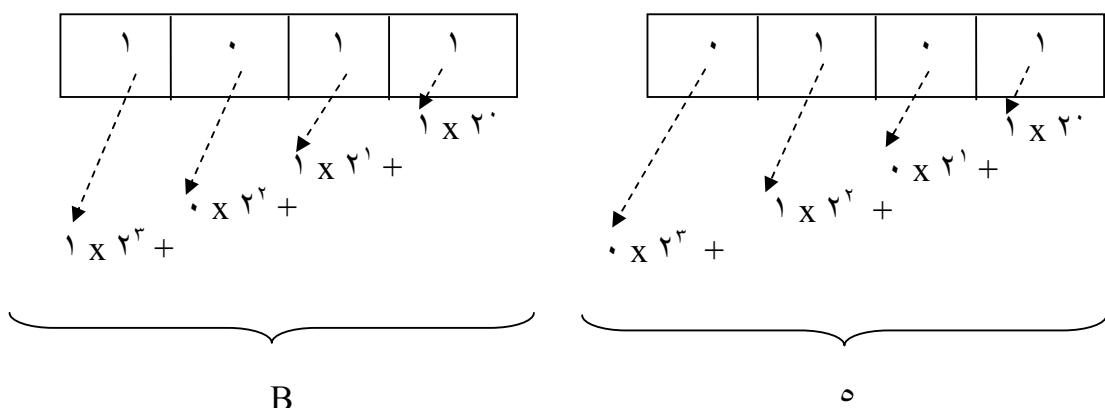
قيمة الكلمة بترقيم الثنائي



قيمة الكلمة بترقيم
السداسي العشرى

| | |
|---|---|
| B | 5 |
|---|---|

العملية السابقة تتبع قانون التحويل بين العشري بالصيغة الثنائي والسداسي العشر كالتالي:



ال التقسيم المستعمل لتحويل من الترميم الثنائي إلى السداسي العشر يرتكز على أن ٤ خانات في الترميم الثنائي تتناسب خانة في الترميم السداسي العشر.

ليكن عنوان ما بصيغة الثنائي :

$A_{15} A_{14} A_{13} A_{12} A_{11} A_{10} A_9 A_8 A_7 A_6 A_5 A_4 A_3 A_2 A_1 A_0$.

| | | | | | | | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|--|
| | ٠ | ٠ | ٠ | ٠ | ١ | ٠ | ٠ | ١ | ١ | ١ | ١ | ٠ | ١ | ٠ | |
| } | | | | } | | | | } | | | | } | | | |

التحويل سيكون عنوان على ٤ خانات :

| | | | |
|---|---|---|---|
| ٠ | ٤ | F | ٧ |
|---|---|---|---|

تقويم المعلومات

١ - حوّل من الترميم السادس العاشر إلى الترميم الثاني البيانات التالية:

٠١١١H – ABCDH – ٩٨١٢H – ٧FE٣H – ٥٤H – ٦٩H – A٣H – EFH

٢ - عرّف الخطأ في البيانات التالية:

٠١٢٤H-ABCDH□١٢٣H□٠١١GH□١١٩H□١FH□...F-BBEEH□٠ABCFIGH-
ABFH□١٢٣H

٣ - اذكر الوحدات الأساسية التي تستعمل مع المعالج.

٤ - اشطب على المصطلح الغير لائق:

RAM/ROM تستعمل لتخزين دائم للبيانات و البرامج.

RAM/ROM تستعمل لتخزين مؤقت للبيانات.

٥ - اذكر الناقل المستعمل من طرف المعالج ووضح اتجاه المعلمات على هذه الناقل من المعالج نحو الوحدات و من الوحدات نحو المعالج.

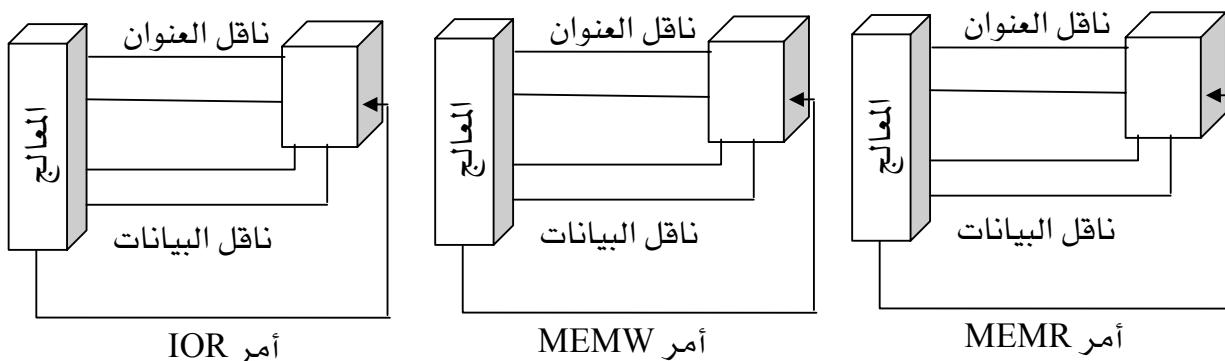
٦ - إشارات أوامر القراءة (أو الكتابة) من الذاكرة (في الذاكرة) مولدة من طرف المعالج:
صح أم خطأ؟ إلى أي ناقل تتبعي هذه الأوامر؟

٧ - عرف الوحدات الداخلية للمعالج.

٨ - باستعمال قائمة الوحدات اذكر التي تقوم بالأدوار الآتية:
وحدة الحساب والمنطق، الذاكرة، وحدة الدخول، وحدة الخروج، ناقل البيانات، ناقل العنوان، ناقل التحكم.

- أ - مصدر للبيانات و التعليمات
- ب - تستقبل بيانات من المعالج
- ج - تخزن بيانات و برامج
- د - محل الحسابات
- هـ - ينقل البيانات بين الوحدات
- يـ - تتحكم في كل العمليات
- نـ - تستقبل بيانات من أجهزة خارجية
- وـ - ينقل التعليمات

٩ - استعمل أسمهم لرسم اتجاه الإشارات في الحالات الآتية:



اذكر في كل حالة اسم الوحدة المستعملة.



حسابات ومعالجات دقيقة

مواجهات الدخل والخرج

مواجهات الدخل والخرج

٢

إن مصطلح وحدات الدخل والخرج يشمل كل من وحدات إدخال/إخراج ووحدات الذاكرة.

١ خصائص وحدات إدخال/إخراج

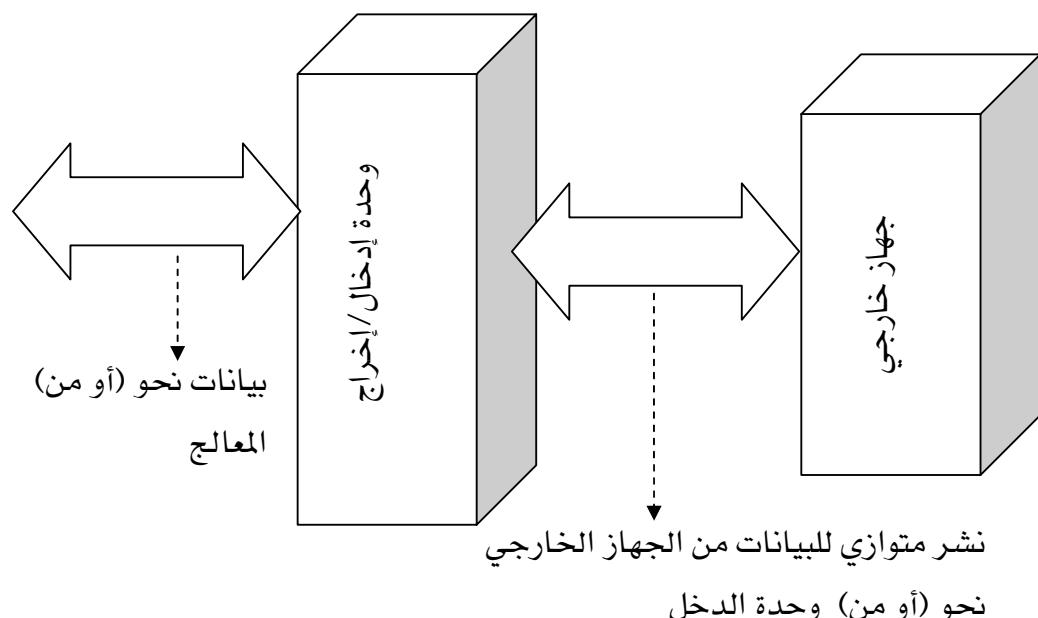
إن المعالج مرتبط بالأجهزة الخارجية عبر وحدات الدخل والخرج، وتكمل مهمة هذه الأجهزة في

١- جهاز الدخول.

هذا الجهاز يستعمل من طرف المعالج لقراءة (أو كتابة) البيانات التي ترسل (أو تستقبل) من الأجهزة الخارجية، ويكون هذا النشر (من وحدة الدخول) لهذا البيانات حسب نوعية الإرسال المستعمل من الجهاز الخارجي.

١- ١- نشر متوازي

تبادل البيانات بين الوحدة والجهاز الخارجي يكون على الشكل التالي :



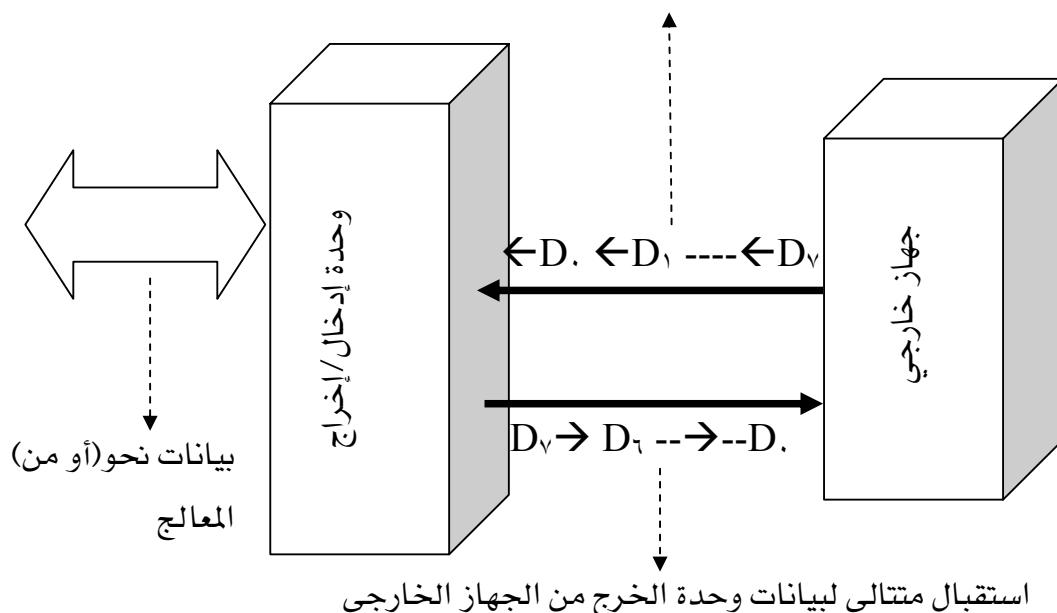
شكل (٢ - ١): وحدة الدخول ذات نشر متوازي

الجهاز الخارجي يرسل (أو يستقبل) البيانات (D_1 - D_7) في دفعة واحدة نحو (أو من) وحدة الدخول.

١ - ٢- النشر المتوازي .

في هذا النوع الجهاز الخارجي يستعمل سلك واحد لإرسال (أو استقبال) البيانات نحو (أو من) وحدة الدخول، وتنتشر الوحدات الرقمية (---- D₇-D₁-D₀) الواحدة بعد الآخرة حسب الشكل التالي

إرسال متتالي للبيانات من الجهاز الخارجي نحو وحدة الدخول



شكل (٢-٢) : وحدة الدخل ذات نشر متوازي

١- ٢- الجهاز الخارجي

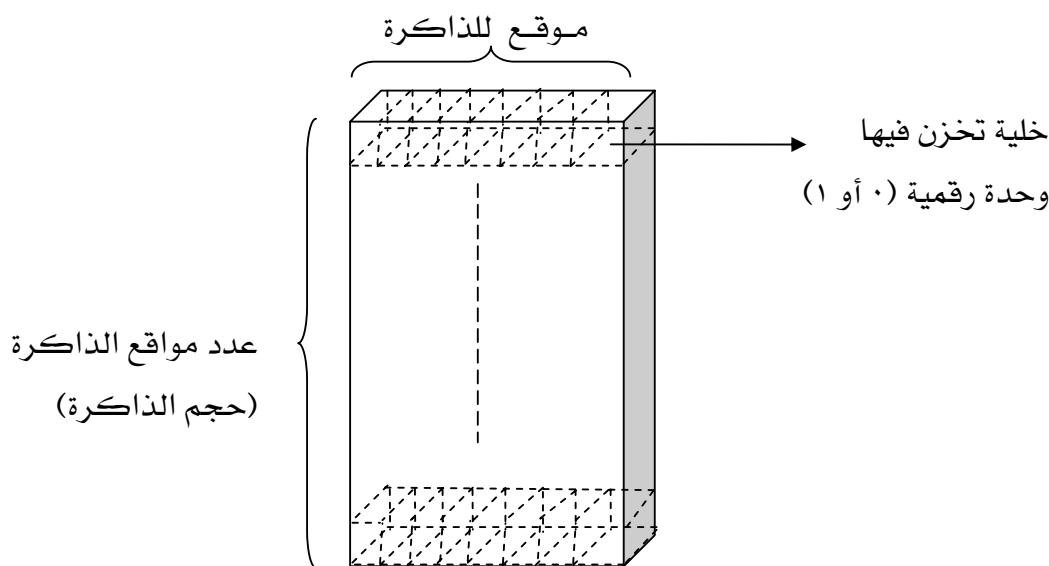
الجهاز الخارجي يمثل عدة أجهزة من بينها:

- ١- ٢- ١- أجهزة ذات إشارات دخل منطقى/رقمي : حساس ، عداد ،
.....
- ١- ٢- ٢- أجهزة ذات إشارات دخل نظيرى : تيار ، جهد ، ضغط ، حرارة ،
- ١- ٢- ٣- أجهزة ذات إشارات خرج نظيرى : تحكم لأجهزة نظيرى ، محرك ، تيار ، جهد ،
- ١- ٢- ٤- أجهزة الربط بالإنسان : شاشة العرض للحاسوب، طابعة ، لوحة المفاتيح ،
- ١- ٢- ٥- شبكة حواسب.

٢ الذاكرة**٢-١ تعريف :**

إن الذاكرة عبارة عن علبة مكونة من خليات تخزن فيها وحدات رقمية قيمتها ٠ أو ١ ، ثماني وحدات رقمية تكون مجموعة تسمى كلمة (Word) تخزن في موقع واحد لذاكرة. عدد الواقع في الذاكرة يمثل حجم الذاكرة الذي يقاس بـ K (كيلو) :

$$1K = 2^{10} = 1024$$



شكل (٢ - ٣) : تعريف الذاكرة

إن حجم الذاكرة مرتبط بعدد الأسلال لنقل العنوان المستعملة (من طرف المعالج) للاتصال. إذا كان حجم الذاكرة 2^n فعدد الأسلال لنقل العنوان هو n.

مثال :

| | | | | |
|-----|-----|-----|----|------------------------|
| ١٦ | ١٢ | ١٠ | ٨ | عدد أسلاك ناقل العنوان |
| ٢١٦ | ٢١٢ | ٢١٠ | ٢٨ | حجم الذاكرة |
| ٢١K | ٢٣K | K | | حجم الذاكرة (بـ K) |

٢- ٢- نظام الخارجي للذاكرة

٢- ٢- ١- توصيل الذاكرات بالنواقل

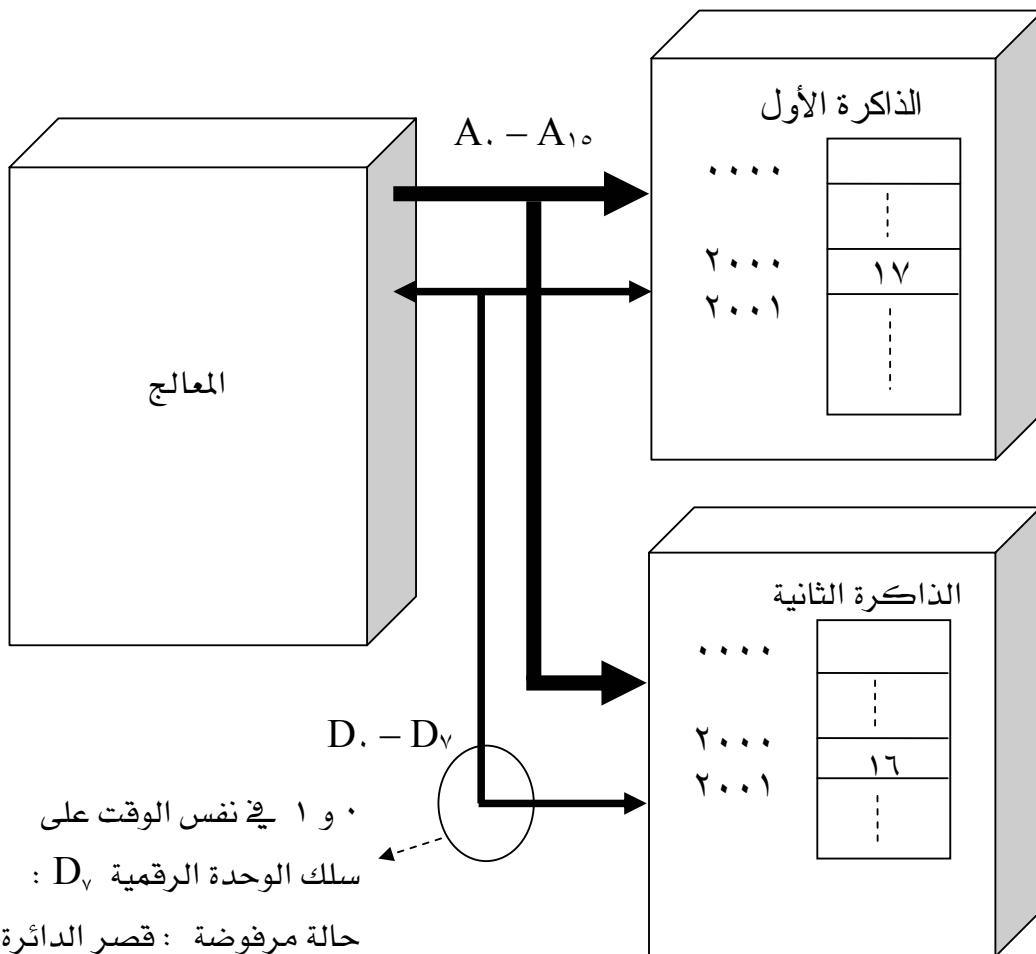
إن الذاكرات متواصلات بناقل العنوان و ناقل البيانات و ناقل التحكم، هذه النواقل مشتركة بين كل الذاكرات (و وحدات إدخال/إخراج كذلك) للاتصال بالمعالج .، استعمال هذه النواقل تكون من طرف وحدة واحدة فقط عند اتصالها بالمعالج. ولهذه الغرض الوحدات المستعملة مع المعالج تتتوفر على رجل توصيل تسمى رجل التأهيل (Chip Select).

٢- ٢- ٢- ضرورية استعمال رجل التأهيل

ليكون لنا معالج في اتصال مع ذاكرتين، ناقل البيانات و ناقل العنوان مشتركتين بين كل الوحدات . في الموقع ذات عنوان H ٢٠٠٠ الذكرة الأولى مخزنة معطية بقيمة H ١٧ و الذكرة الثانية مخزنة معطية بقيمة H ١٦. إذا قام المعالج بقراءة على العنوان H ٢٠٠٠ ستكون النتيجة كما يلي:

- الذكرة الأولى سترسل على ناقل البيانات $H 17 = 10000111$
- الذكرة الثانية سترسل على ناقل البيانات $H 16 = 10000110$

في هذه الحالة الوحدة الرقمية D تمثل على نفس السلك (ناقل البيانات) قيمة ٠ و ١ (٥ فولت و ٥ فولت) . نتيجة تؤدي إلى عطل على الناقل و لذا هذه الحالة مرفوضة (قصر الدائرة).

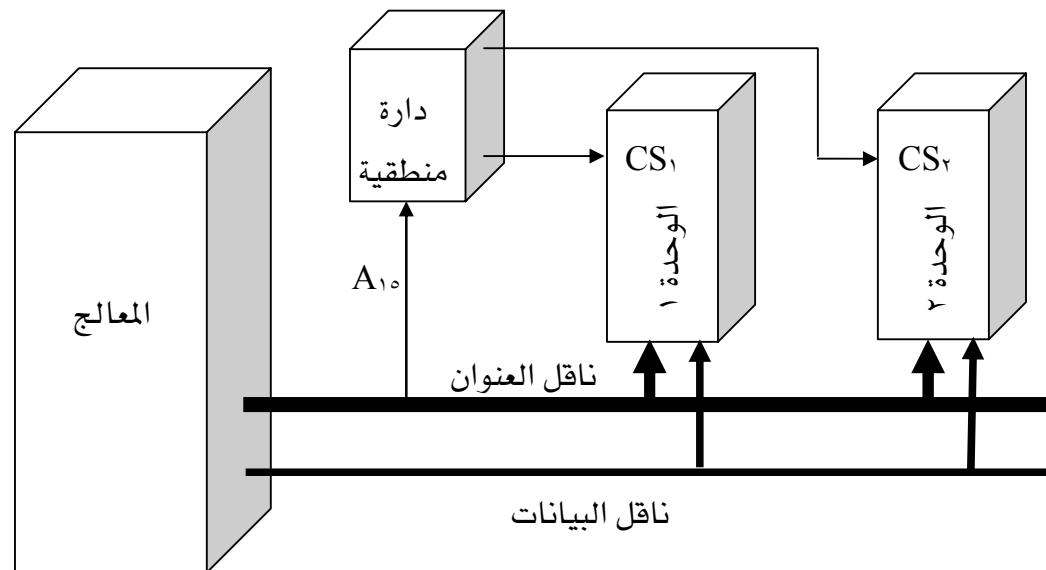


شكل (٢ - ٤): قصر الدائرة على ناقل البيانات

٢ - ٣ طريقة تأهيل وحدة ما للاتصال بالمعالج

طريقة تأهيل الوحدات ترتكز على استعمال دارات منطقية، إشارات الدخل لهذا الدارات هي بعد الوحدات الرقمية لنقل العنوان.

لنكم على المثال السابق ولتكن الوحدة الرقمية A_{10} إشارة الدخل الدارة المنطقية، لاستعمال قيمة ٠ على هذا الوحدة لتأهيل الذاكرة الأولى و قيمة ١ لتأهيل الذاكرة الثانية .



شكل (٢ - ٥) : تأهيل الوحدات

النتيجة كالتالي :

العنوان المستعمل للاتصال بالذاكرة الأولى يصبح ٢٠٠٠

العنوان المستعمل للاتصال بالذاكرة الثانية يصبح A٠٠٠

و من هنا نستنتج أن لا يمكن للمعالج استعمال نفس العنوان للاتصال بوحدات مختلفة.

٢ - ٣ بيان الذاكرة

٢ - ٣ - ١ تعريف

بيان الذاكرة (أو خريطة الذاكرة) يتمثل في العناوين المستعملة من طرف المعالج للاتصال بالوحدات (ذاكرة و وحدات إدخال/إخراج).

بإمكان الوحدات أن تستعمل عدة عناوين (حالة الذاكرات) و يطلق مصطلح مجال عنوان الوحدة لتعريف كل هذه العناوين.

ليكن لنا معالج ذات ١٦ أسلالك لنقل العنوان و ٨ أسلالك لنقل البيانات ، لتكن لنا كذلك ذاكرة ROM ذات حجم K و ذاكرة RAM ذات حجم ٢K .

بيان الذاكرة يتكون من :

٢- ٣- ١- مجال عنوان ذاكرة : ROM

$$\text{حجم الذاكرة} = 8K = 2^3K = 8 \times 1024 = 8192 \text{ موقع}$$

ادا كان عنوان الموقع الأول لهذا الذاكرة فعنوان الموقع الأخير يحسب بالطريقة التالية :
تحويل العدد العشري (حجم الذاكرة - ١) إلى العدد المناسب في الترميم السادس العاشر.

$$1FFF <- - - 8191 = (1 - 8192)$$

٢- ٣- ٢- مجال عنوان ذاكرة : RAM

رغم أن عنوان الموقع الأول لهذا الذاكرة غير ممكن أن يكون (لا يوجد مجال عنوان مشترك بين الوحدات) فطريقة حساب عنوانين الموقع هي نفسها :

بتحويل العدد العشري (حجم الذاكرة - ١) إلى العدد المناسب في الترميم السادس العاشر نحصل على (١ - ٧FF) = ٢٠٤٧ <- - - ٢K

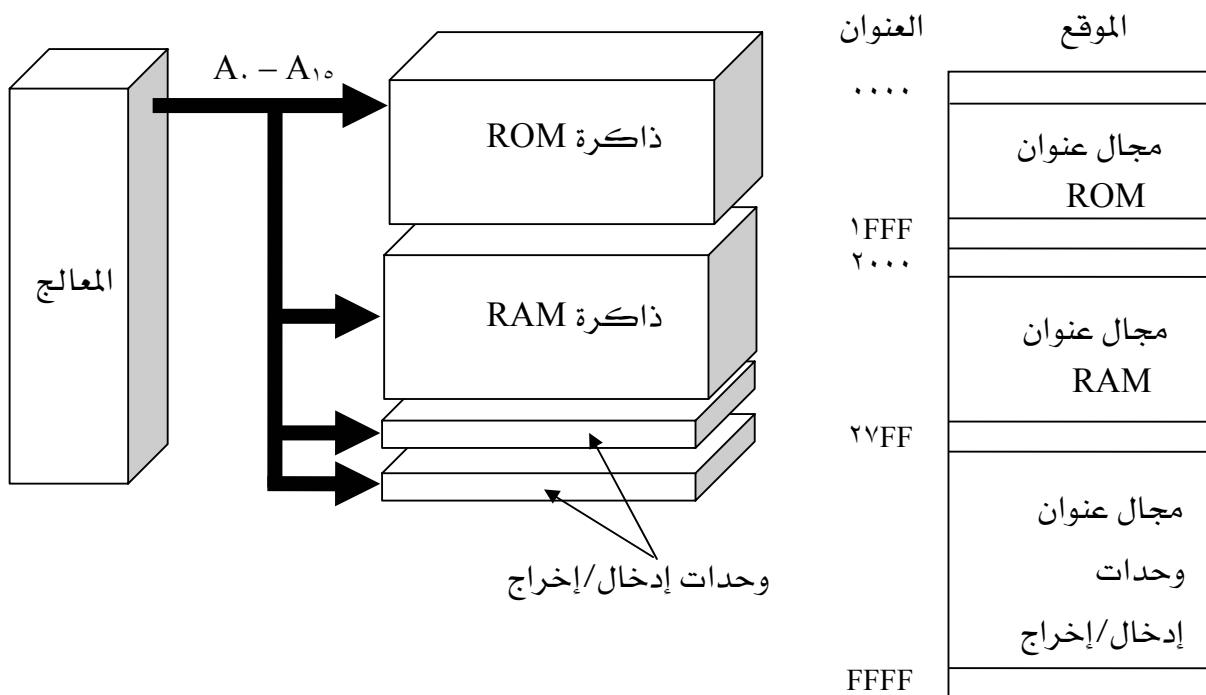
لنكّون الآن بيان الذاكرة الجزئي كالتالي :

-مجال عنوان ROM من إلى ١FFF

-مجال عنوان RAM من إلى (٢٠٠٠ + ٧FF) = ٢٧FF (عنوان الموقع الأخير لذاكرة ROM).

نلاحظ أن لنا حرية الاختيار بالنسبة لعنوان الموقع الأول لذاكرة RAM (يجب أن يكون خارج مجال عنوان ذاكرة ROM).

باستعمال هذه النتائج يمكننا رسم بيان الذاكرة لهذا المثال :



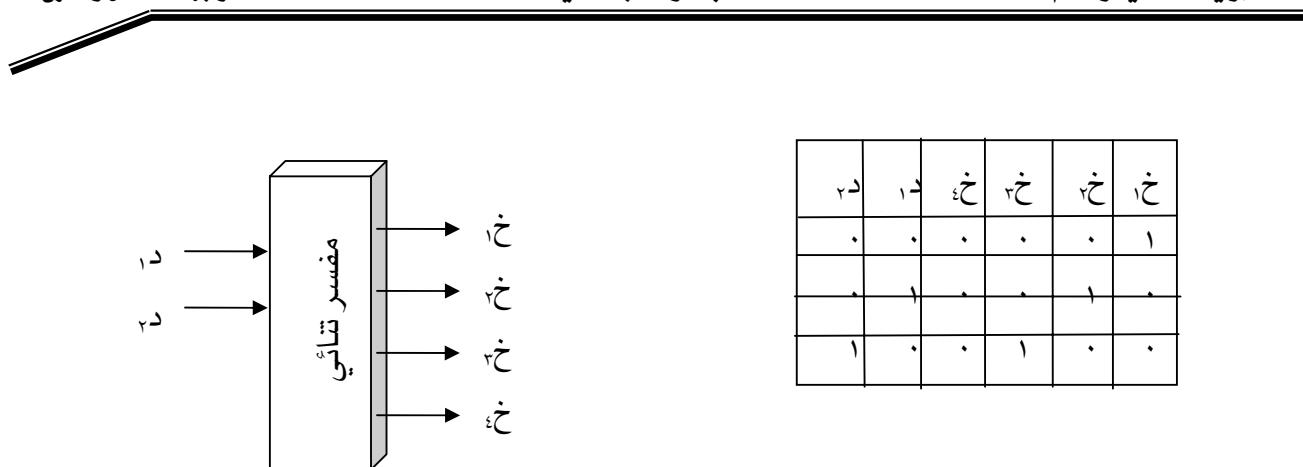
شكل (٢-٦): بيان الذاكرة

٤- تذكير للمفسر الثنائي (Binary Decoder)

المفسر الثنائي هو الدائرة المنطقية التي تستعمل في الاتصال بين المعالج و الوحدات، بصفة عامة يدور تشغيل المفسر الثنائي على قيمة إشارات الخرج حسب قيمة إشارات الدخل ، الربط الموجود بين هذه الإشارات يحدد من طرف جدول الصواب للمفسر.

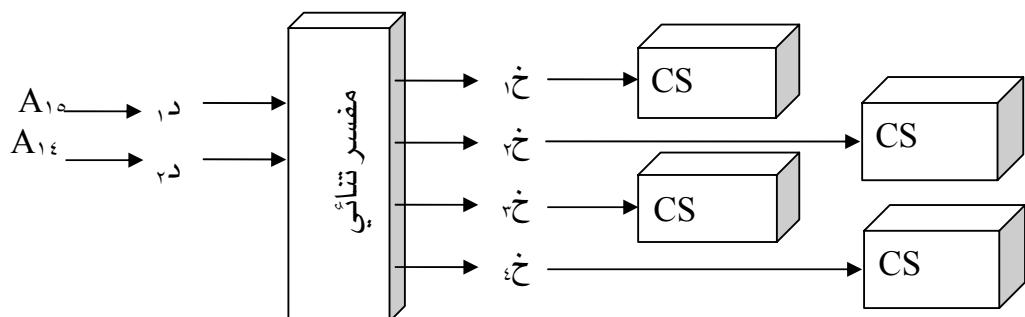
ليكن لنا مثلاً مفسر ثبائي ذو مدخلين وأربعة مخارج (عدد المدخل = عدد المخارج = $2^{(عدد المدخل)}$) وجدول الصواب

التالي :



شكل (٢ -٧): مفسر تنائي ذات مدخلين

تطبيقياً إشارات الدخول (d_1 و d_2) متوصلة بأسلاك العنوان (A_{10} و A_{14}) وإشارات الخرج (x_1 ، x_2 ، x_3 و x_4) متوصلة بأرجل التأهيل للوحدات.



شكل (٢ -٨): توصيل المفسر بالمعالج و الوحدات

٣ - ٥ مراحل القراءة و الكتابة

على كل وحدة (ذاكرة أو وحدات إدخال/إخراج) نجد أربع لاستقبال الإشارات :

- أمر بالقراءة (RD : Read)

- أمر بالكتابة (WR : Write)

- إشارة التأهيل.

المعالج يتحكم في هذه الإشارات على النمط التالي :

- يقوم المعالج بتعيين الوحدة المستعملة بوضع العنوان اللازم على ناقل العنوان ، ومن هنا يتم تأهيل الوحدة كذلك.

- يرسل أمر التحكم قراءة أو كتابة (حسب العملية المطلوبة) لتبلغ الوحدة بوضعها البيانات على ناقل البيانات.

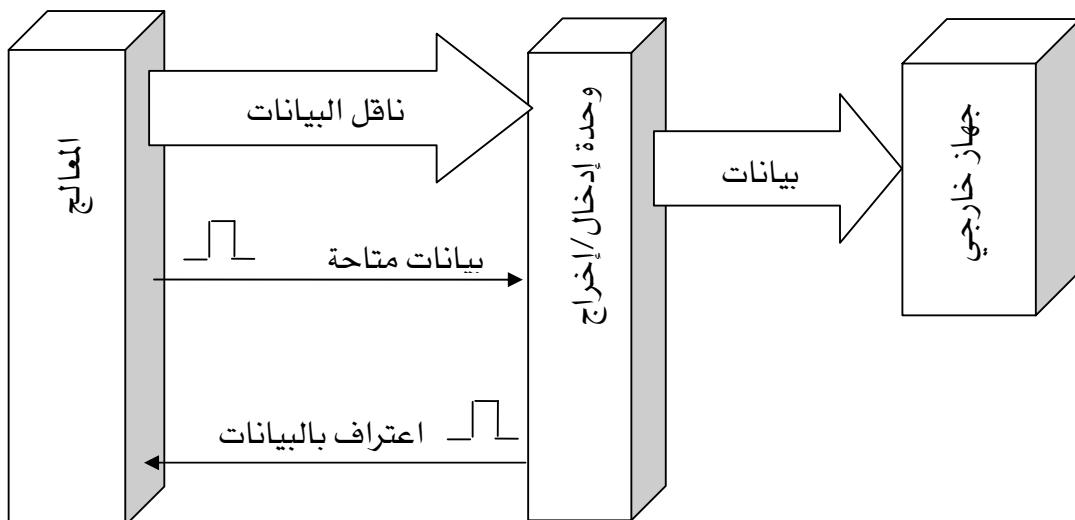
كل هذه الإشارات تصدر تبعاً لجبهة الميقات.

٣ إمكانيات الاتصال بين المعالج والوحدات في نشر البيانات

٣-١ إمكانيات الاتصال بين المعالج ووحدات إدخال/إخراج

بإمكان المعالج أن يستعمل طريقة التحويل المباشر بالصافحة أو التلبية (Handshaking) في نشر البيانات بينه وبين وحدات إدخال/إخراج ، هذه الطريقة تعتمد على استعمال إشارات لتحكم في هذا النشر. هذا النوع من إشارات التحكم يساعد على ضبط انتقال البيانات بين المعالج والأجهزة المحيطة.

بصفة عامة شكل النشر(حالة إرسال) يكون كالتالي :



شكل (٢-٩) : طريقة التحويل المباشر بالصافحة

إن إشارات بيانات متاحة (DAV : Data Available) واعتراف ببيانات

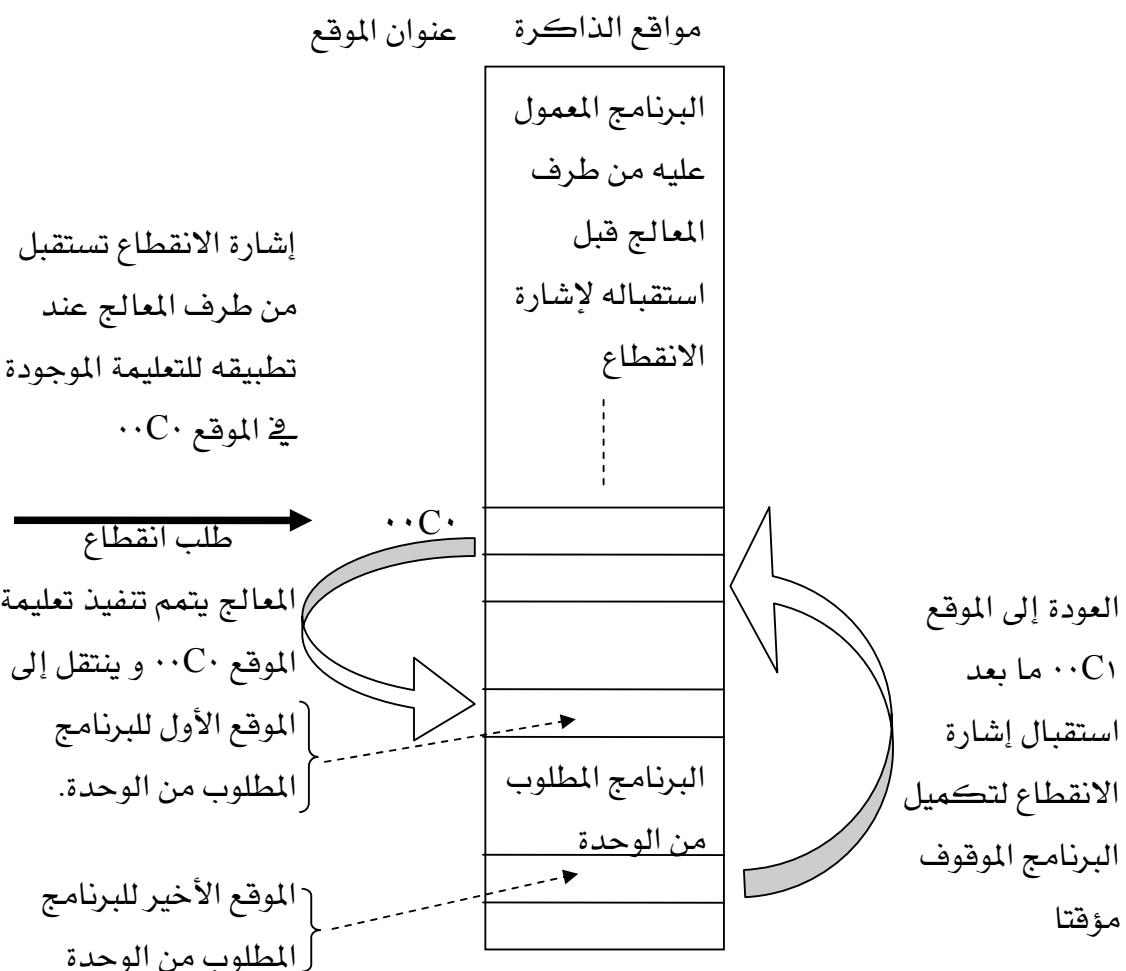
تمثل الإشارات لتحكم في نشر البيانات، هذا النشر يعتمد على :

- المعالج يجهز البيئة على ناقل البيانات ويرسل إشارة تدل على ذلك نحو وحدة إدخال/إخراج.
- الوحدة بعد استقبالها لإشارة بيئه متاحة تقوم بقراءة البيئة وترسل بدورها إشارة نحو المعالج لتخبره بذلك. المعالج عند استقباله لهذا الإشارة يمكن له تجهيز وإرسال بيئه أخرى وهكذا.

٣ - ٢- نشر البيانات بطريقة الانقطاع

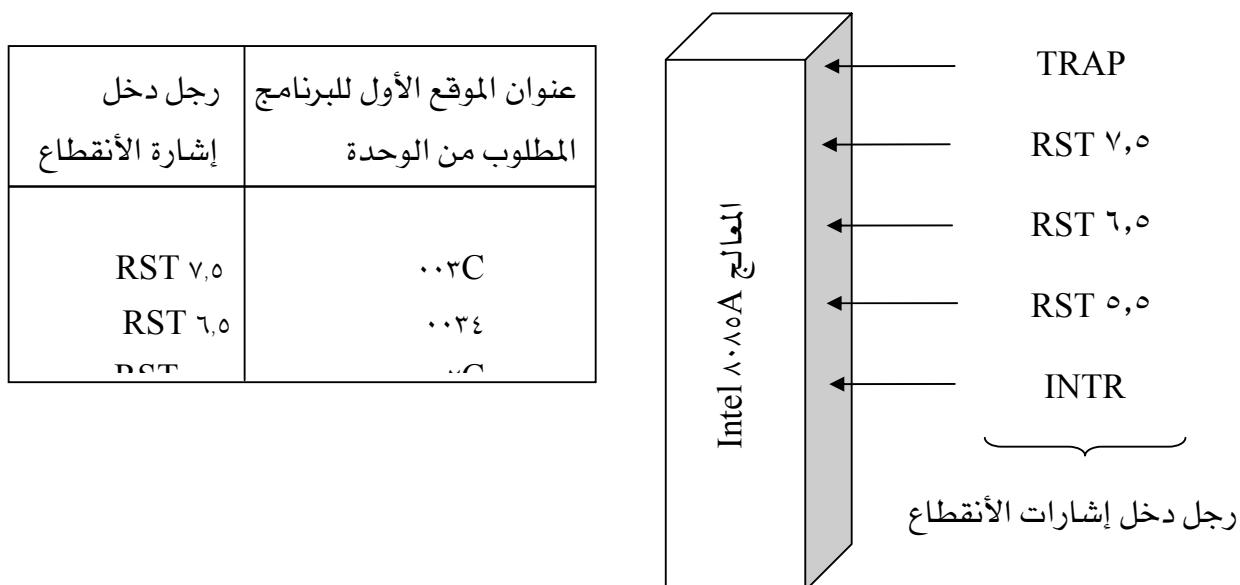
هذه الطريقة تعتمد على إرسال إشارة من طرف الوحدة نحو المعالج، عند استقباله للإشارة يقوم هذا الأخير بإيقاف مؤقت للبرنامج المعمول عليه وبداية تنفيذ برنامج آخر (برنامج مطلوب من الوحدة). تسمى الإشارة المرسلة من طرف الوحدة إشارة الانقطاع.

المراحل المطبقة من طرف المعالج عند استعمال طريقة هذا النشر تكون حسب المثال التالي:



شكل (٢ - ١٠) : مراحل المعالج باستعماله لطريقة الانقطاع

مثال : إشارات الدخل للانقطاع (المعالج Intel 8085A) على سبيل المثال فالمعالج Intel 8085A يستعمل خمس أرجل كدخل لإشارات الانقطاع، وهي :



شكل (٢ - ١١): رجل إشارات الانقطاع و عناوين بداية برنامج الانقطاع

٣- ٣ نقل الذاكرة المباشر

ترسل البيانات من الوحدات الخارجية مباشرة نحو مخازن الذاكرة بدون استعمال إشارات التحكم للمعالج.

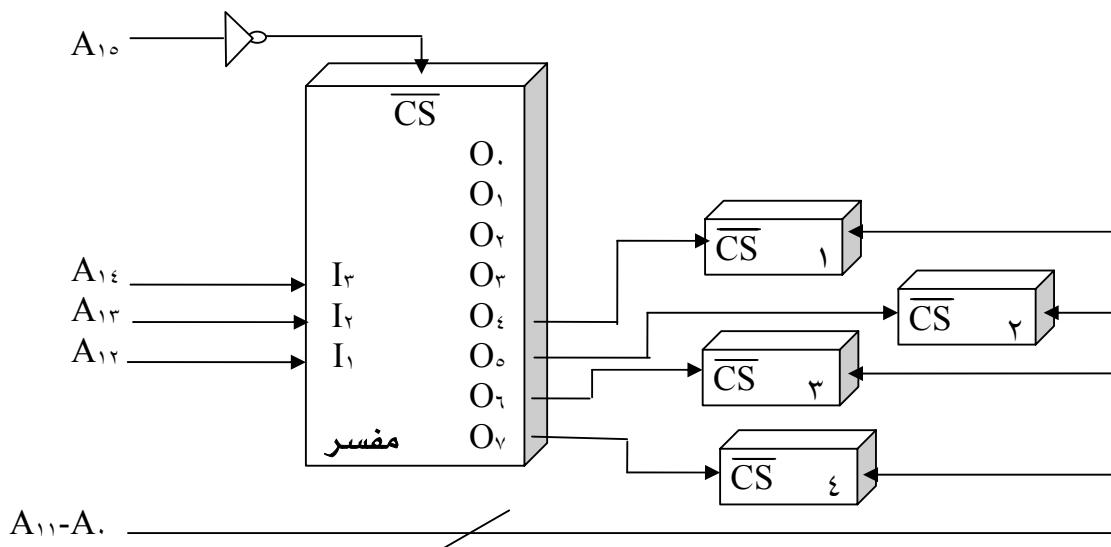
هذه الطريقة تند باستعمال جهاز خاص خارجي يسمى جهاز التحكم للنقل المباشر (Memory Acces Controllers).

نوعية النشر هذا هو الوحيد الذي لا يتحكم فيه المعالج.

تقويم المعلومات

- ١ - نشر البيانات بين المعالج و الوحدات يكون على الطريقة المتوازية صح أم خطأ ؟
- ٢ - عرّف دور وحدات إدخال/إخراج
- ٣ - معالج يستعمل ١٢ سلك من ناقل العنوان للاتصال بذاكرة، فما هو حجم هذه الذاكرة ؟
- ٤ - لماذا تستعمل رجل التأهيل في توصيل الوحدات مع المعالج ؟
- ٥ - معالج يستعمل مجال عنوان H...FFFH لذاكرة ROM، و المجال H...FFFH لذاكرة RAM .
أ - ارسم بيان الذاكرة المستعمل في هذا الحالة.
ب - احسب حجم ذاكرة ROM
ت - احسب حجم ذاكرة RAM
- ٦ - معالج يستعمل ذاكرة ROM ذات حجم ٢K و ذاكرة RAM ذات حجم K .
أ - احسب عنوان الموضع الأخير لذاكرة ROM علماً أن عنوان الموضع الأول هو H...0000 .
ب - احسب عنوان الموضع الأخير لذاكرة RAM علماً أن عنوان الموضع الأول هو الموضع المباشر للموضع الأخير لذاكرة ROM .
ت - ارسم بيان الذاكرة المستعمل من طرف هذا المعالج.

٧ - معالج موصّل مع وحدات حسب الشكل التالي:



يقوم تشغيل المفسر على جدول الصواب التالي:

| حالة إشارات الدخل | | | حالة إشارات الخرج | | | | | | | |
|-------------------|----------------|----------------|-------------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| I ₃ | I ₂ | I ₁ | O ₀ | O ₁ | O ₂ | O ₃ | O ₄ | O ₅ | O ₆ | O ₇ |
| . | . | . | 1 | . | . | . | . | . | . | . |
| . | . | 1 | . | 1 | . | . | . | . | . | . |
| . | 1 | . | . | . | 1 | . | . | . | . | . |
| . | 1 | 1 | . | . | . | 1 | . | . | . | . |
| 1 | . | . | . | . | . | . | 1 | . | . | . |
| 1 | . | 1 | . | . | . | . | . | 1 | . | . |
| 1 | 1 | . | . | . | . | . | . | . | 1 | . |
| 1 | 1 | 1 | . | . | . | . | . | . | . | 1 |

- أ - احسب مجال عنوان كل وحدة
ب - ارسم بيان الذاكرة المستعمل من طرف المعالج

٨ - فني يقوم بتجربة قراءة بيانات من الوحدات (شكل التمرين رقم ٧) على أساس أن الوحدات من نوع ذاكرة ROM ويحصل على النتائج التالية:

- أ - قراءة البيانات من مجال عنوان H...FFFH-C و مجال عنوان H...FFFH-F صحيحة.
- ب - قراءة البيانات من مجال عنوان H...FFFH-D تتساءل البيانات التي من المفروض قد خرّبت في مجال عنوان H...FFFH-E .
- ت - قراءة البيانات من مجال عنوان H...FFFH-E تتساءل البيانات التي من المفروض قد خرّبت في مجال عنوان H...FFFH-D .

ما هو الخطأ الذي قد يؤدي إلى الحالات (ب) و (ج):

- توصيلة إشارة الدخول I₁ للمفسر مفصولة.

- توصيلات إشارات الدخول I₁ و I₂ معكوسه.

- توصيلات رجل التأهيل للوحدة رقم ٢ و الوحدة رقم ٣ معكوسه.

٩ - باستعمال شكل المفسر السابق (تمرين رقم ٧) ارسم دائرة التوصيل بين المعالج (ناقل العنوان) و الوحدات التي تستعمل مجلات العناوين الآتية:

- الوحدة رقم ١ : H...FFFH□

- الوحدة رقم ٢ : H...FFFH□

- الوحدة رقم ٣ : H...FFFH□

- الوحدة رقم ٤ : H...FFFH□

١٠ - اذكر بالترتيب الثلاثة مراحل المستعملة من طرف المعالج و الوحدات في الحالات الآتية:

أ - قراءة معطية من الذاكرة

ب - كتابة معطية في الذاكرة

ت - قراءة معطية من وحدة إدخال

ث - كتابة معطية على وحدة إخراج

١١ - ما هي الطريقة التي تستعمل في إمكانيات الاتصال بين المعالج و وحدات إدخال/إخراج ؟

١٢ - كيف تم طريقة نشر البيانات بين المعالج و وحدة تستعمل الانقطاع المباشر ؟

١٣ - بأي طريقة ترسل البيانات مباشرة نحو مخازن الذاكرة بدون استعمال إشارات التحكم للمعالج ؟



حسابات ومعالجات دقيقة

التكوين الداخلي للذاكرة

تكوين الداخلي للذاكرة

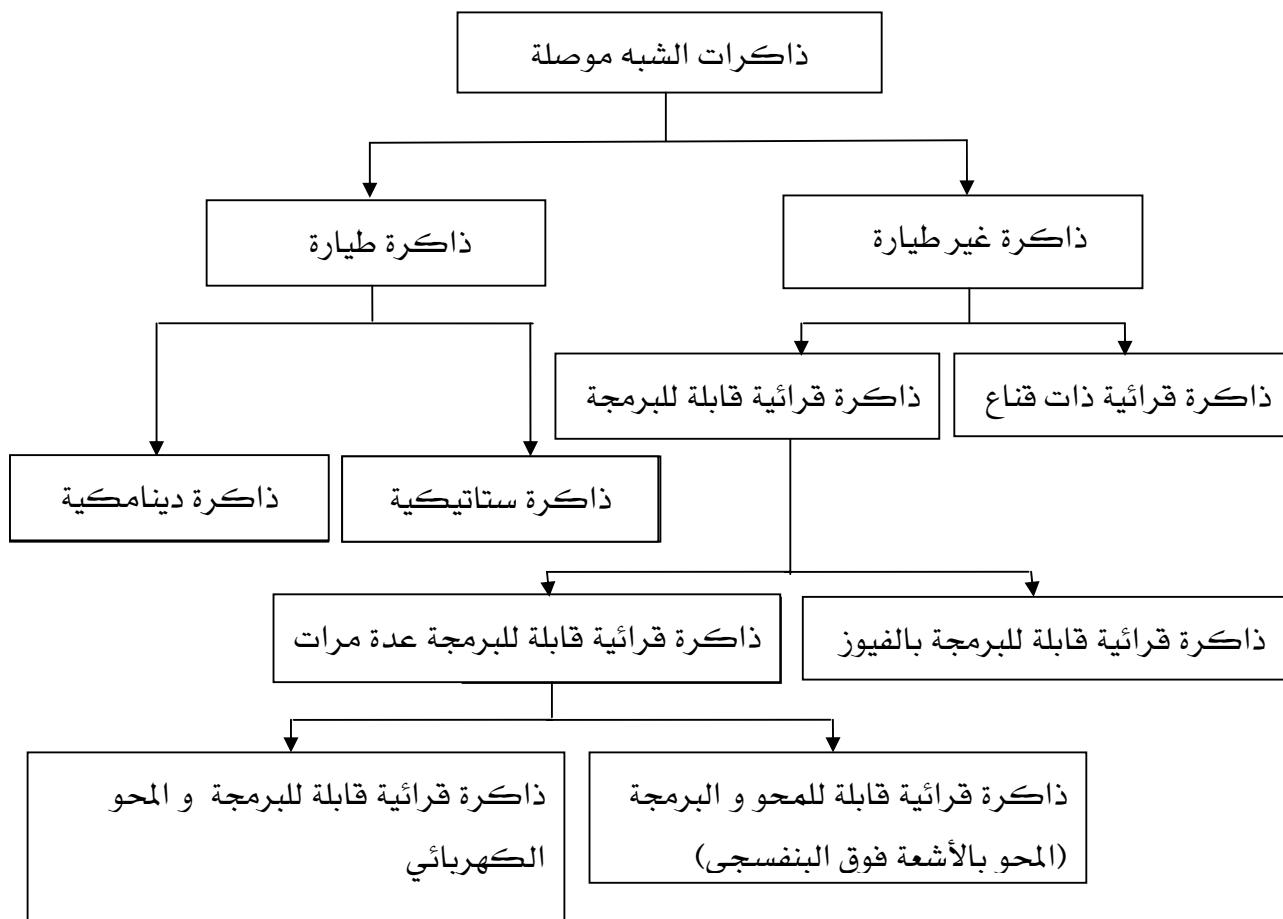
٣

١. الذاكرة الشبه موصلة

إن الذاكرة الشبه موصلة تمثل في دارة إلكترونية باستطاعتها تخزين وحدات رقمية بصيغة مؤقتة أو دائمة.

الذاكرة الشبه موصلة تقسم إلى صنفين:

- ذاكرة طيارة (Volatile Memory) : يشير هذا المصطلح إلى كل أنواع الذاكرة التي تفقد البيانات المخزونة فيها بمجرد قطع التيار عنها ولو لفترة زمنية قصيرة.
تعتبر الذاكرة العشوائية النيل (RAM) ذاكرة طيارة.
 - ذاكرة غير طيارة (Nonvolatile Memory) : يشير هذا المصطلح إلى كل أنواع الذاكرة التي تستعمل لتخزين البرامج بصفة دائمة، قطع التيار ما له تأثير على المحتوى المخزن.
تعتبر ذاكرة قرائية (ROM) ذاكرة غير طيارة.
- يوجد عدة ذاكرات الشبه موصلة، بإمكاننا ترتيبها كالتالي:

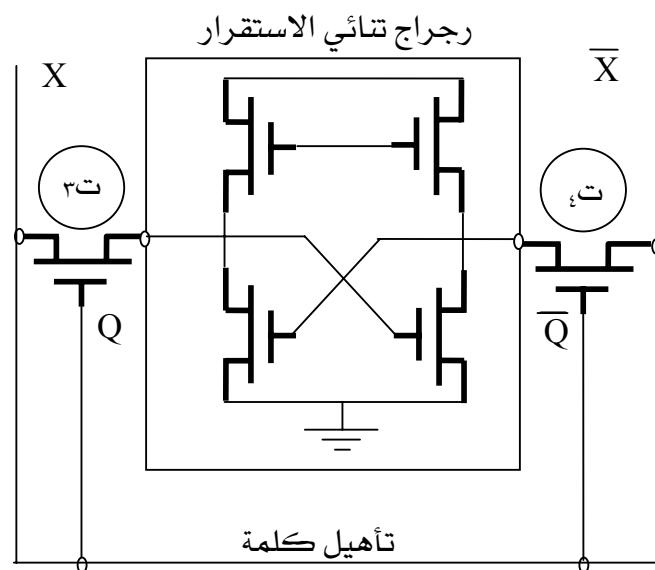


شكل (٣ - ١): أنواع ذاكرة الشبه موصلة

٢ ذاكرة طيارة

١- ذاكرة ستاتيكية (SRAM : Static Random Access Memory)

إن الوحدة الرقمية عبارة عن حالة رجراج شائي الاستقرار(Flip-Flop)، ما دامت الدارة متغذية فالمعلومة باقية على حالتها (٠ أو ١). الرجراج الشائي الاستقرار يتكون من ستة ترانزستورات.



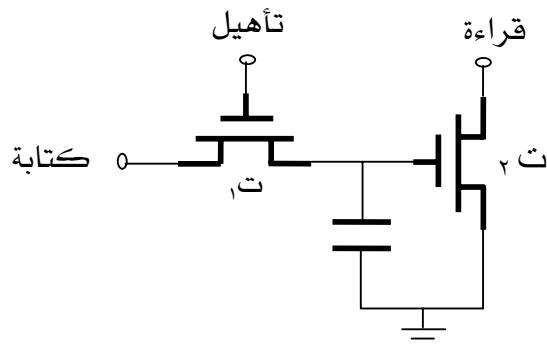
شكل (٣ - ٢) : خلية ذاكرة ستاتيكية

٢- ١- ١ كيفية التشغيل

الرانزستورات T_3 و T_4 يستعملان كمفاتيح و هما في حالة تشغيل عند تأهيل الخلية.
عند عملية الكتابة يطبق جهد على X حينئذ المعاكس \bar{X} يؤدي إلى وضعية لحالة Q و \bar{Q} .
عملية القراءة يقوم بها مكبر القراءة.

٢- ٢ ذاكرة ديناميكية (DRAM : Dynamic Random Access Memory)

في هذا النوع من الذاكرة الوحدة الرقمية تخزن على صيغة شحنة كهر بائية.
تستعمل طريقة التخزين على مكثف (وظيفة خاصة لمادة شبه موصلة).
شكل خلية لذاكرة ديناميكية يكون كما يلي:



شكل (٣ - ٣) : خلية ذاكرة ديناميكية

٢ - ١- كيفية التشغيل

الترانزستور T_1 ، مفتاح و هو في حالة تشغيل عند تأهيل الخلية، تغذية هذا الترانزستور تؤدي إلى شحن أو تفريغ المكثف. الترانزستور T_2 ، يستعمل لقراءة الجهد الموجود على المكثف.

٢ - ٣- مقارنة بين النوعين

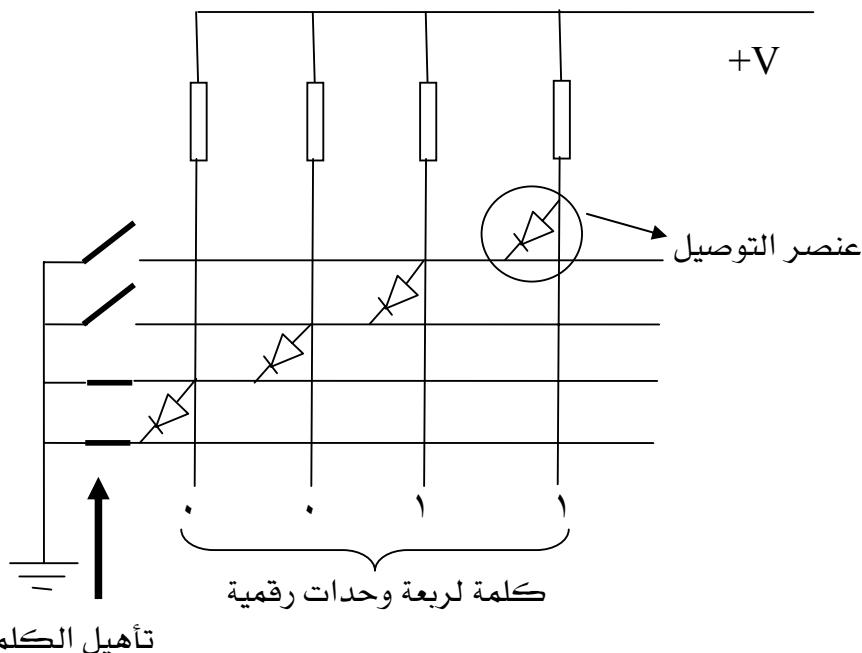
إن خلية الذاكرة الديناميكية هي أقل حجم (الربع) من خلية الذاكرة الستاتيكية. ولكن تتطلب (الذاكرة الديناميكية) زمن أكثر للحصول على المعلومة المخزنة فيها (في حالة القراءة للمعلومة).

إذا كان الاستعمال يتطلب حجم صغير لذاكرة فالاختيار يكون على ذاكرة الستاتيكية (السعر الإجمالي أقل)، أما إذا كان الاستعمال يتطلب ذاكرة ذات حجم متوسط أو ضخم فال اختيار سيكون على الذاكرة الديناميكية.

٢. ذاكرة غير طيارة

٣ - ذاكرة قرائية فقط (ROM : Read Only Memory)

هذه الذاكرة تمثل في شبّاك، الخطوط الأفقيّة موصولة بالخطوط العمودية بواسطة ترانزستور أو شائي. العنوان يأهل الخط الأفقيّ : عدد الخطوط الأفقيّة يمثل بذلك حجم الذاكرة. المعطية تستقبل على الخطوط العمودية : عدد الخطوط العمودية يمثل طول الكلمة. فإذا استعملنا مثلاً ذاكرة حجمها ٤ و تخزنّ معطيات ذات ٤ وحدات رقمية شكلها يكون كالتالي:



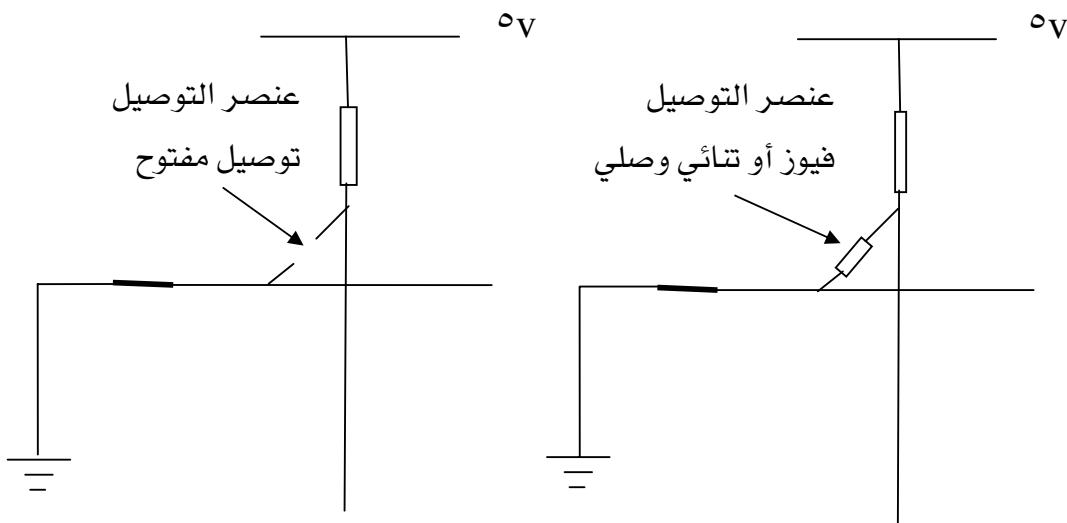
شكل(٣ - ٤): ذاكرة قرائية فقط

مستعمل أنواع هذه الذاكرة يوفر للصانع القناع اللازم (برمجة الذاكرة) الذي يبيّن أماكن وضع الترانزستور أو الشائي في الشبّاك. نظراً للتكلفة المالية الكبيرة لصنع القناع فإنّ إنتاج هذا النوع من الذاكرة يكون إلا بكمية كبيرة. زيادة على ذلك غير ممكّن تغيير أي خطٍّ كان في البرنامج. حل هذه الإعاقة يكمل في استعمال نوع آخر من الذاكرة وهي ذاكرة قرائية قابلة للبرمجة (PROM : Programmable Read Only Memory).

٣ - ٢- ذاكرة قرائية قابلة للبرمجة (PROM : Programmable Read Only Memory)

الوصيل بترانزستور أ و الثنائي الموجود في شباك ذاكرة قرائية فقط يغير باستعمال فيوز أو شائي وصلي. ذاكرة غير مبرمجة أصليا من هذا نوع تعتمد على توصيل أرضي لكل خلية في الذاكرة : أصليا كل الخليات تخزن وحدة رقمية قيمتها . طريقة البرمجة تتم باستعمال جهاز مبرمج للذاكرة يولد نبضات بامكانها كسر التوصيل للفيوز أو الثنائي وصلي وبذلك تصبح الخلية تخزن وحدة رقمية قيمتها

. ١



خلية ذات قيمة رقمية ١ (بعد البرمجة)

خلية ذات قيمة رقمية ٠

(حالة أصلية)

شكل (٣ - ٥): خلية لذاكرة قرائية قابلة للبرمجة

الإعاقة الأساسية في هذا النوع من الذاكرة تمثل في :

- ليس هناك إمكانية البرمجة مرة ثانية.

- تصليح أي خطأ في البرمجة الأولى غير ممكن.

الحل لهذا المشكلة يكمل في استعمال نوع آخر من الذاكرة تسمى ذاكرة قرائية قابلة للمحو والبرمجة.

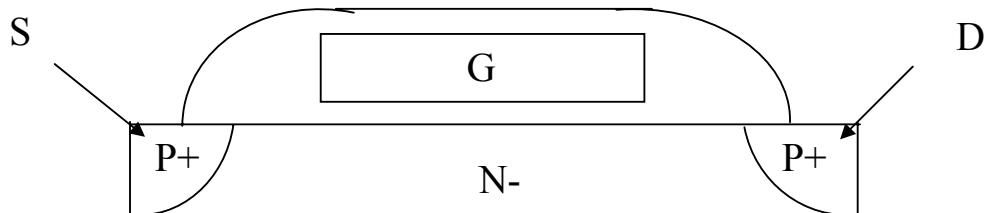
٣- ٣ ذاكرة قرائية قابلة للمحو و البرمجة

(EPROM : Erasable Programmable Read Only Memory)

إن اكتشاف تقنية تصنيع الترانزستور FAMOS

(FAMOS : Floating Avalanche Injection Metal Oxyde Silicon) سهل بكثير في إنجاز ذاكرة قرائية قابلة للمحو و البرمجة. يقوم المستعمل بهذه العمليات باستعمال جهاز خاص: جهاز مبرمج للذاكرة.

٣- ١- الترانزستور FAMOS



شكل (٣-٦): شكل الترانزستور FAMOS

أصليا كل خلية في الذاكرة هي في حالة منطقية ١.

٣- ٢- برمجة الذاكرة

إن المبدأ الأساسي لتشغيل هذا الترانزستور (مبدأ الترانزستور المفعول المجالي FET) يعتمد على إنشاء تدفق الكترونات عبر قناة ضيقة بين (S) و (D) عند تطبيق جهد أكبر من ٢٤٧ ملدة زمنية لا ت تعد ms بينهم، هذه "الكتلة" تجعل الترانزستور شغال وبذلك تكون الوحدة الرقمية في حالة منطقية ٠. بإمكان الترانزستور أن يبقى في هذه الحالة لمدة عشر سنوات (في ضروف التشغيل العادية).

٣- ٣- محو الذاكرة

يتم رجوع الخلية إلى حالتها الأصلية بإرسال أشعة فوق البنفسجية على الترانزستور لمدة زمنية تتجاوز العشر دقائق. لـهذا الغرض جدادة الذاكرة تحتوى على نافذة تسمح دخول أشعة فوق البنفسجية.



صورة (٣ - ١) : وضعية النافذة على جدادة ذاكرة الـ EPROM

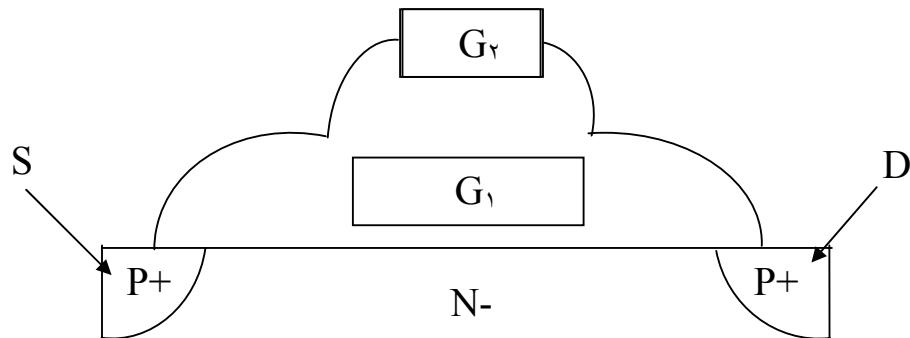
هذا النوع من الذاكرة قابلًا للبرمجة عدة مرات و المعلمات المبرمجة ثابتة. الإعاقة الأساسية يبقى السعر التجاري و الكتابة غير ممكنة إلا بعد المحو لـكل الخلية المبرمجة من قبل.

٣- ٤ ذاكرة قرائية قابلة للبرمجة و المحو الكهربائي

(EEPROM : Electrical Erasable Programmable Read Only Memory)

إن خلية هذا النوع من الذاكرة تتكون من الترانزستور SAMOS

(SAMOS : Stacked gate Avalanche injection Metal Oxyde Silicon)



شكل (٣ - ٧) : شكل الترانزستور SAMOS

طريقة تشغيل الترانزستور تبق شابهه بطريقة تشغيل الترانزستور FAMOS ولكن الجهد يطبق بين (D) و (G₂) ، نفس الموصفات لـ FAMOS موجودة لهذا الترانزستور SAMOS ، الفرق يشمل في البرمجة أو المحو بحيث تستعمل الكهرباء وليس الأشعة. كما أن هاتين العمليتين بطبيعتان جدا (بضعة ms لمحو أو برمجة موقع واحد). يبقى سعر الإنتاج مرتفع كذلك.

تقويم المعلمات

١ - عرّف المصطلحات الآتية:

- ذاكرة غير طيارة - ذاكرة شبہ موصلہ

٢ - قطع التيار ما له تأثير على المحتوى المخزن في ذاكرة من نوع ذاكرة غير طيارة صح أم خطأ؟

٣ - الذاكرة الطيارة هي ذاكرة تفقد البيانات المخزونة فيها بمجرد قطع التيار عنها صح أم خطأ؟

٤ - اشطب على الوحدة غير لائقة في التعريف:

- ذاكرة RAM/ROM تمثل ذاكرة طيارة

- ذاكرة RAM/ROM تمثل ذاكرة غير طيارة

٥ - الذاكرة الستاتيكية (SRAM) والذاكرة الدينامكية (DRAM) ذاكرتان من نوع ذاكرة طيارة صح أم خطأ؟

٦ - ما هو الفرق بين ذاكرة ستاتيكية وذاكرة دينامكية؟

٧ - إذا كان الاستعمال يتطلب ذاكرة ذات حجم متوسط أو ضخم فالاختيار سيكون على الذاكرة الدينامكية صح أم خطأ؟

٨ - اذكر أنواع الذاكرة التي تمثل ذاكرة غير طيارة

٩ - من حيث التقنية المستعملة ما هو الفرق بين ذاكرة قرائية فقط (ROM : Read Only Memory) وذاكرة قرائية قابلة للبرمجة (PROM : Programmable Read Only Memory)؟

١٠ - عرف الذاكرة القرائية القابلة للمحو والبرمجة

(EPROM : Erasable Programmable Read Only Memory)

١١ - ما هو الفرق بين الذاكرة القرائية القابلة للمحو والبرمجة والذاكرة القرائية القابلة للبرمجة و
المحو الكهربائي ؟ (EEPROM : Electrical Erasable Programmable Read Only Memory)

١٢ - لا توجد طريقة المحو لمجال معين فقط لذاكرة (EPROM) صح أم خطأ ؟

١٣ - جهاز قراءة ذاكرة يكشف على بيانات مختلفة مخزنة في مجال ما من الذاكرة ويكشف على
بيانات قيمتها كلها FF في مجال اخر من نفس الذاكرة ، كيف نحلل نتائج هذا الكشف ؟

١٥ - الترانزستور SAMOS يستعمل في صنع خالية ذاكرة قرائية قابلة للبرمجة و المحو الكهربائي
صح أم خطأ ؟



حاسبات ومعالجات دقيقة

معالجة البيانات

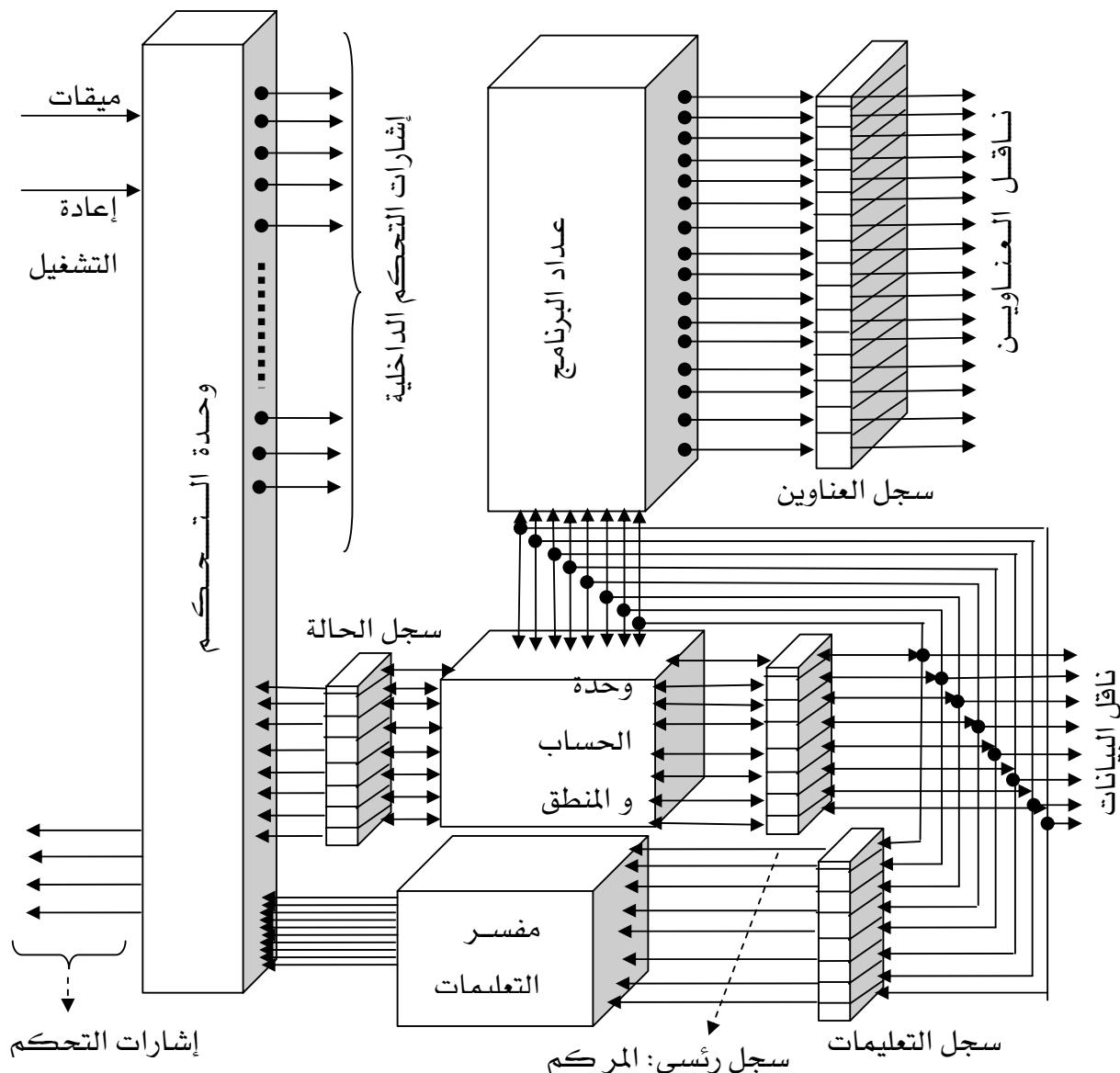
معالجة البيانات

٤

في هذا الباب سنتطرق إلى قواعد الهيكلة وعمليات المعالج، بتدقيق سنستعمل معالج من عائلة Intel ٨٠٨٥ لتركيز الأمثلة.

١ البنية والعملية القاعدية للمعالج.

إن بنية المعالج تكمل في الشكل التالي :



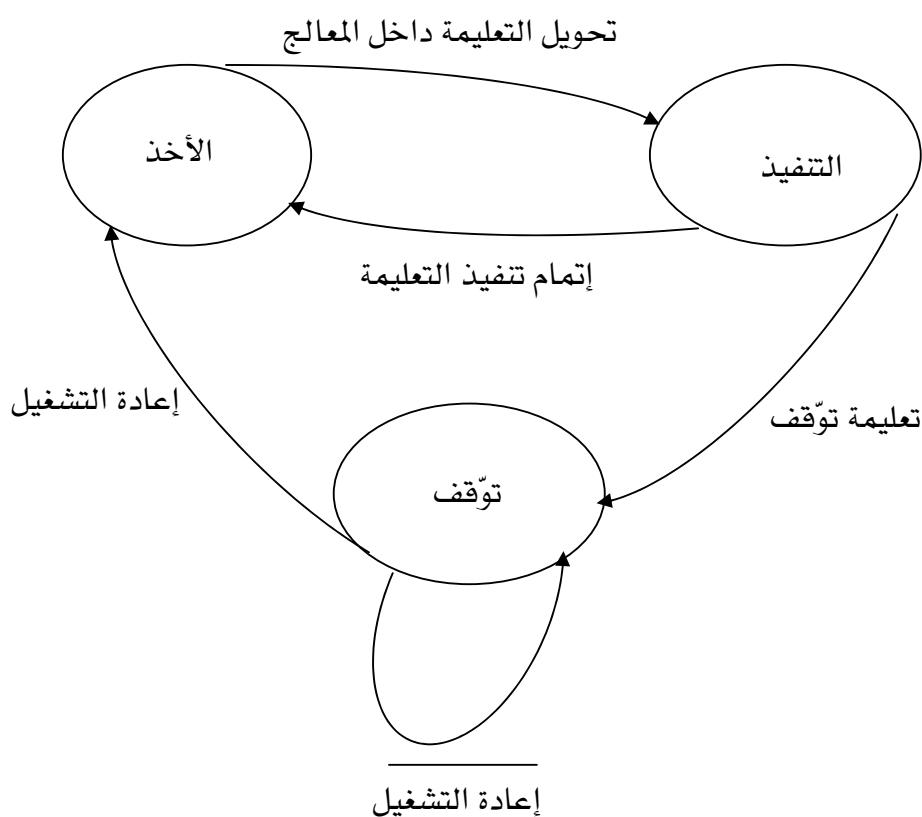
شكل (٤ - ١): بنية المعالج

إن العملية القاعدية للمعالج مراقبة من طرف وحدة التحكم وهي عملية متكررة تمثل فيأخذ وتنفيذ التعليمات.

كل دورة لتنفيذ تعليمات ترتكز على حالتين:

- حالة الأخذ : هي عبارة عن تحويل تعليمات من الذاكرة داخل المعالج.
- حالة التنفيذ : هي تنفيذ التعليمات من طرف المعالج.

دورات العادمة للمعالج تبقى في هاتين الحالتين حتى عند تحويل تعليمات التوقف (HLT : Halt) حينئذ يتوقف المعالج على التنفيذ (نهاية البرنامج).



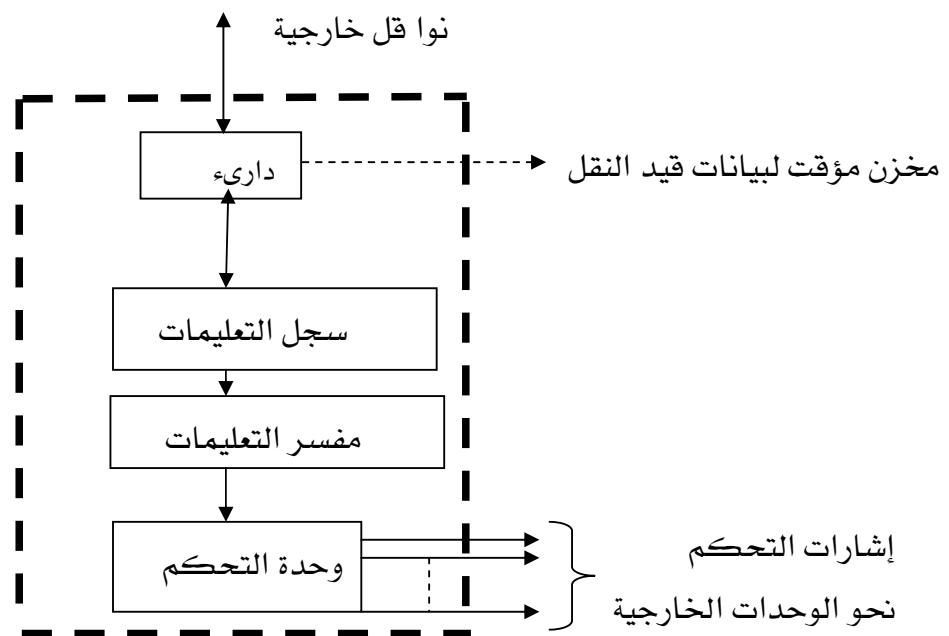
شكل (٤ - ٢) : دورة تنفيذ تعليمات

٢. مرحلة بعد مرحلة داخل المعالج

٢- تنفيذ تعليمات

إشارة إعادة التشغيل هي إحدى إشارات الدخل للمعالج، عند إنعاشها (أو عند تغذية المعالج) وحدة التحكم تقوم بتشغيل عدد البرنامج ابتداء من العنوان القاعدي (الذي يتمثل في H.....)، هذه المرحلة تعرف عنوان موقع الأمر الأول الذي سيقوم بتنفيذها المعالج حسب المراحل التالية:

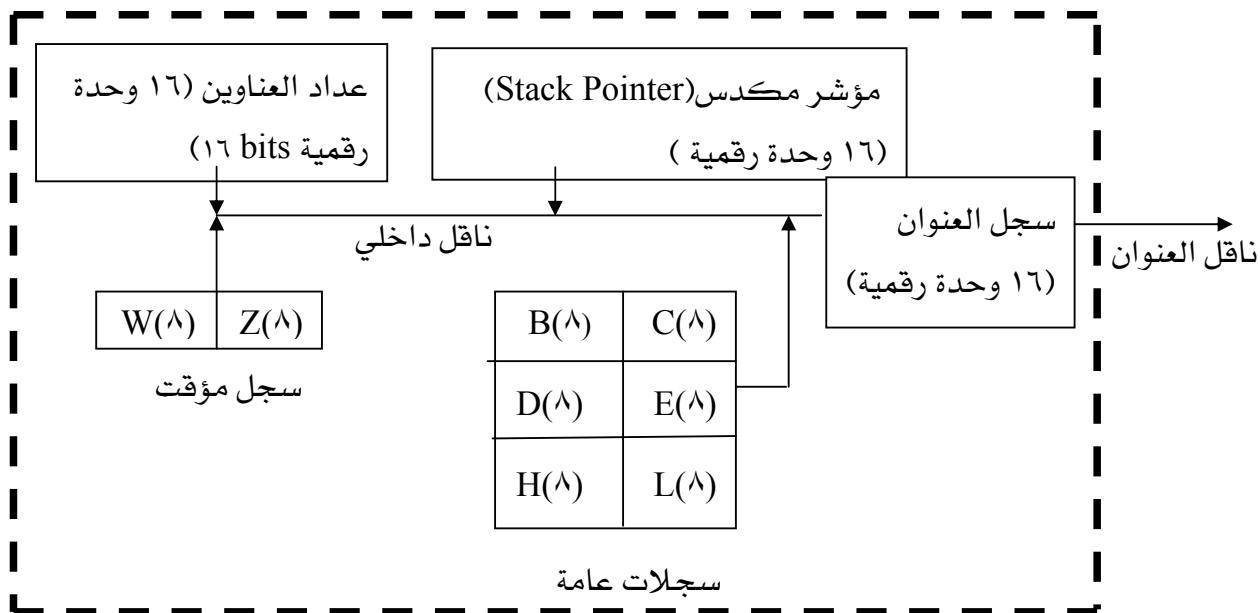
- وحدة التحكم تقوم:
- بتحويل محتوى عدد البرنامج (و هو عبارة على عنوان الموقع) داخل سجل العناوين و تقوم بتزاييد هذا العداد بوحدة (يصبح العنوان داخل سجل العناوين يشير إلى الموقع اللاحق).
- تتعش إشارة التحكم التي تمثل القراءة من الذاكرة.
- المعطية الموجودة في الموقع المعين تحول من الذاكرة عبر ناقل البيانات داخل المعالج، تحول هذه التعليمية إلى سجل التعليمات.
- هذه التعليمية الأولى تمثلها كلمة (٨ وحدات رقمية أو Byte) وهي تعبّر بالنسبة للمعالج على العمليات الذي سيقوم بها المعالج عبر وحدة التحكم لتنفيذ هذه التعليمية.
- لتنفيذ التعليمية، سجل التعليمات يستعمل مصدر تعليمات مصغرة (micro-instructions)، يقوم الصانع بتخزينها داخل المعالج عند إنجاز هذا الأخير. مصدر التعليمات المصغرة هو عبارة عن برنامج أصلي داخل المعالج هدفه تفسير كل التعليمات المستعملة في البرنامج المخزن في الذاكرة.



شكل (٤) : المعالج - وحدة التحكم - سجل التعليمات و مفسر التعليمات

٢- مصادر سجل العنوان

هناك عدة مصادر لسجل العنوان، يمثلان السجلات (H) و (L) مصدران أساسيان لسجل العنوانين عند المعالج Intel 8085.

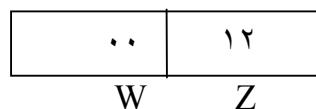


شكل (٤ -٤): مصادر العنوانين لسجل العنوان

عندما تستعمل تعليمة ما عنواناً، فيحول هذا الأخير داخل السجلات المؤقتة (W) و (Z) ثم نحو عداد البرنامج ثم نحو السجلين (HL) اللذين يمثلان سجل ذات ١٦ وحدة رقمية (عدد البرنامج يزود بواحد ويصبح مخزن لعنوان الموضع المباشر المستعمل في التعليمة).

مثال : ليكن $12H$ هو العنوان المستعمل مع تعليمة ما (ستنطرب إلى هذه التعليمات فيما بعد).
- المرحلة الأولى : هذا العنوان يحول داخل المعالج باستعمال ناقل البيانات :

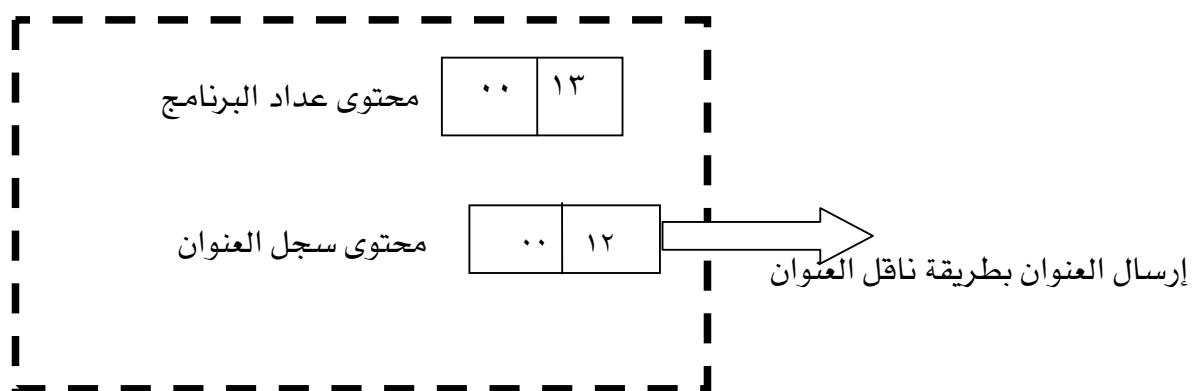
- ناقل البيانات يحول Byte الأعلى للعنوان ويخزنه في السجل المؤقت (Z)
- ناقل البيانات يحول Byte الأعلى للعنوان ويخزنه في السجل المؤقت (W)



- المرحلة الثانية: يحول العنوان داخل سجل عداد البرنامج



- المرحلة الثالثة: يحول محتوى سجل عداد البرنامج إلى سجل العنوان ثم إلى ناقل العنوان ويزوّد عداد البرنامج بواحد.



٣ المعالج Intel ٨٠٨٥A : السجلات و التعليمات.

٣ - ١ : السجلات

يحتوي هذا المعالج على السجلات الآتية :

- سجل عدّاد البرنامج ذات ١٦ وحدة رقمية

- سجل مؤشر مكبس (المكبس هي مساحة مؤقتة من الذاكرة، تستخدم لحفظ مجموعات من البيانات. كلما أضيفت معطية جديدة نزلت كل البيانات السابقة بموقع واحد و من هنا يقال أنها "مكبسه" واحدة فوق الآخر).

.HL ، DE ، BC : ٦- سجلات عامة متربة ثائيا

WZ : سجلات مؤقتة متربة ثائيا

- سجل رئيسي A ذات ٨ وحدات رقمية يسمى المركم : : موقع يستخدم لإجراء العمليات الحسابية.

٣ - ٢ : التعليمات

إن تعليمات المعالج Intel ٨٠٨٥A تكون من ثلاثة مجموعات:

- مجموعة التعليمات التي تحتل موقع واحد في الذاكرة (١ Byte)

- مجموعة التعليمات التي تحتل موقعين في الذاكرة (٢ Bytes)

- مجموعة التعليمات التي تحتل ثلاثة مواقع في الذاكرة (٣ Bytes)

. الموقع الأول يحتوي دائمًا على رمز العملية (Operation Code)

محتوى الذاكرة



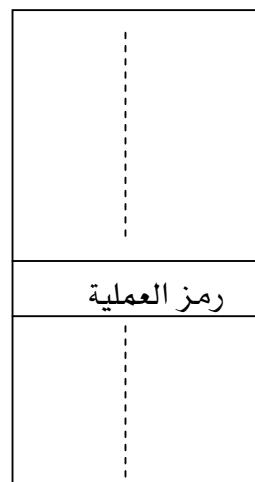
تعليمية على ثلاثة مواقع

محتوى الذاكرة



تعليمية على موقعين

محتوى الذاكرة

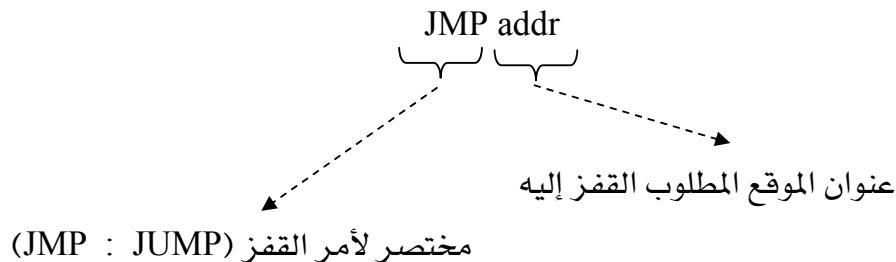


تعليمية على موقع

شكل (٤ - ٥) : مجموعة التعليمات للمعالج Intel ٨٠٨٥A

مثال : تعليمة القفز إلى موقع ذات عنوان ما (تعليقة تحتل ثلاثة مواقع)

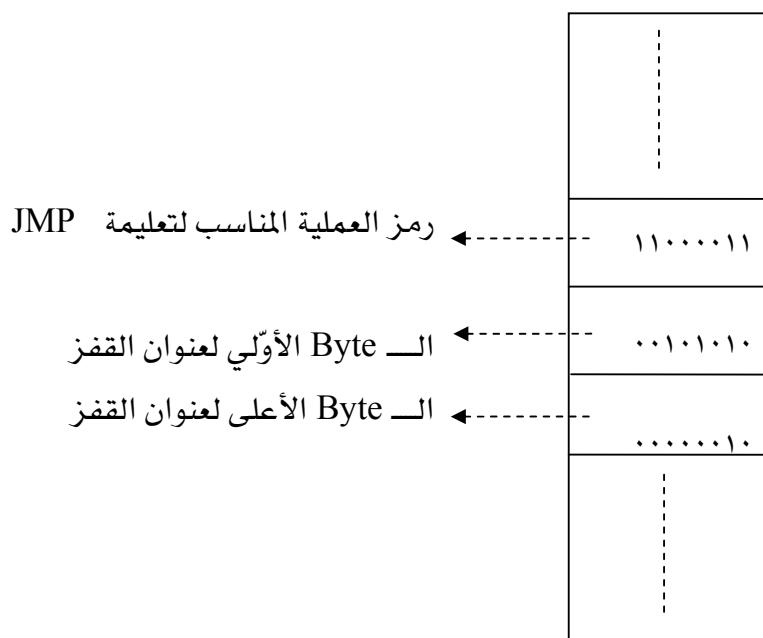
التعليقة تكتب على النمط التالي :



لنعرف مثلاً عنوان القفز بـ .٠٢٢A

التعليقة تكتب JMP .٠٢٢A ، تخزين هذه التعليقة في الذاكرة يستعمل رمز العملية المناسب للتعليقة. رمز العملية هو عبارة عن معطية تكتب بصيغة الترميم السادس عشر على خانتين، الرمز المناسب لهذا التعليقة هو C٢ ، من هنا بإمكاننا التخزين على الشكل التالي :

موقع الذاكرة



شكل (٤ - ٦) : تخزين تعليمـة JMP .٠٢٢A

٣- ٣- تفسير التعليمات**٣- ٣- ١- تعليمات تحتل ثلاثة مواقع في الذاكرة.**

في حالة هذه التعليمات المعالج يقوم بالمراحل التالية :

- رمز التعليمية يحول داخل سجل التعليمات
- Byte الأولي لعنوان القفز يحول داخل السجل المؤقت (Z)
- Byte الأعلى لعنوان القفز يحول داخل السجل المؤقت (W)

٣- ٣- ٢- تعليمات تحتل موقعين في الذاكرة.

في هذه الحالة يقوم المعالج بالمراحل التالية :

- رمز العملية يحول داخل سجل التعليمات
- المعطية تحول داخل السجل المؤقت (Z)

٣- ٣- ٣- تعليمات تحتل موقع واحد

في هذه الحالة رمز العملية يحول داخل سجل التعليمات.

بعد تفسير رمز العملية (لأيّ حالة كانت) المعالج يقوم بتنفيذها باستعمال مصدر التعليمات المصغرة.

٤ تعليمات تحويل البيانات

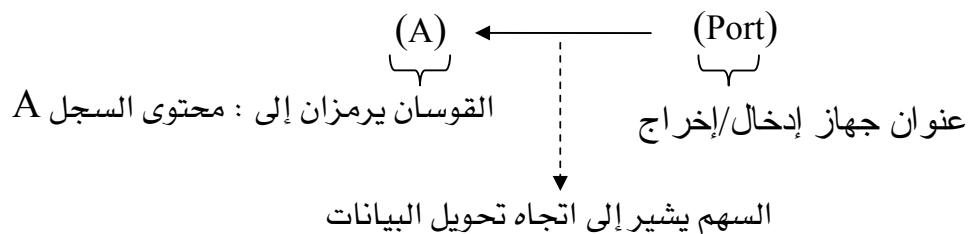
عدة تعليمات تستعمل تحويل البيانات من سجل إلى آخر داخل المعالج.
السجل الأصلي الموجود فيه البينة يسمى بالمصدر والسجل النهائي الذي تحول إليه البينة يسمى الاتجاه.
تحويل البيانات يكون على الطرق الآتية :

- طريقة تحويل البيانات ما بين المعالج و وحدات إدخال/إخراج .
- طريقة تحويل البيانات ما بين المعالج و الذاكرة.
- طريقة تحويل البيانات داخل المعالج.

٤ ١- طريقة تحويل البيانات ما بين المعالج و وحدات إدخال/إخراج .

٤ ١-١- تحويل بيانات من وحدات إدخال/إخراج نحو المعالج.

العبارة المستعملة في هذه العملية تكتب بالعبارة الآتية :



العبارة المستعملة في هذه الحالة تعرف كما يلي :

محتوى جهاز إدخال/إخراج ذات عنوان (Port) يحول داخل السجل الرئيسي (أو المركم) A.

IN Port

العبارة المستعملة لهذا العبارة هي :

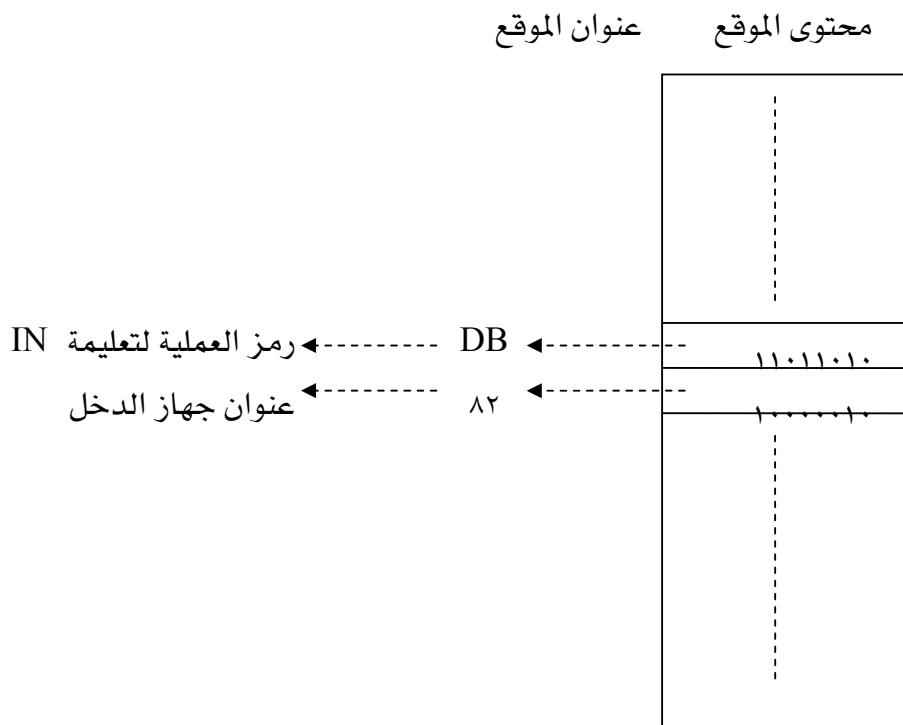
مختصر لأمر إدخال (Input)

عنوان جهاز الدخول : يكتب هذا العنوان على خانتين باستعمال الترقيم السادساسي عشر .

ملاحظة : إن هذه الطريقة لكتابة عنوان الاتصال بالجهاز خاصة بالمعالج Intel ٨٠٨٥A

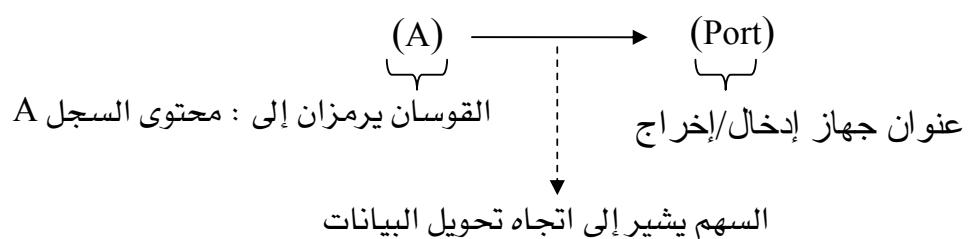
مثال : IN ۸۲

تخزن هذه التعليمات في الذاكرة على الصيغة الآتية:



٤-١-٢- تحويل بيانات من المعالج نحو وحدات إدخال/إخراج

العملية المستعملة في هذه العملية تكتب بالعبارة الآتية:



العبارة المستعملة في هذه الحالة تعرف كما يلي :

محتوى المركم يحول إلى جهاز الخرج ذات عنوان (Port)

التعليمية المستعملة لهذا العبارة هي :

مختصر لأمر إخراج (Output)

عنوان جهاز الخرج : يكتب هذا العنوان على خانتين باستعمال الترميم السادس عشر .

مثال : OUT ٨٠

تخزن هذه التعليمية في الذاكرة على الصيغة الآتية :

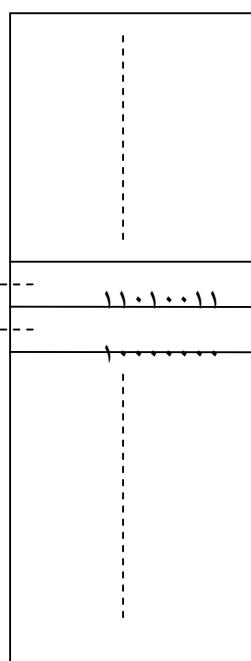
محتوى الموقع عنوان الموقع

رمز العملية لتعليمية OUT

عنوان جهاز الخرج

D٣

٨٠



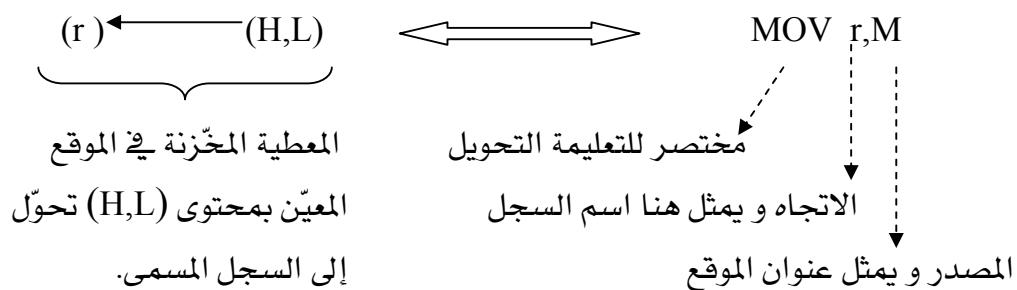
- ٤-٢ طريقة تحويل البيانات بين المعالج والذاكرة.
 ٤-٢-١ التحويل غير مباشر.

التعليمية التي تستعمل هذا النوع من التحويل تتكون من التعليمية نفسها و مصدر و اتجاه، قيمة المعطية التي تحويل من المصدر إلى الاتجاه غير ظاهرة في الصيغة التي تكتب عليه التعليمية.
 مثال : (مختصر للتعليمية) أ ، ب

أ : يمثل المصدر (موقع ذاكرة أو سجل)

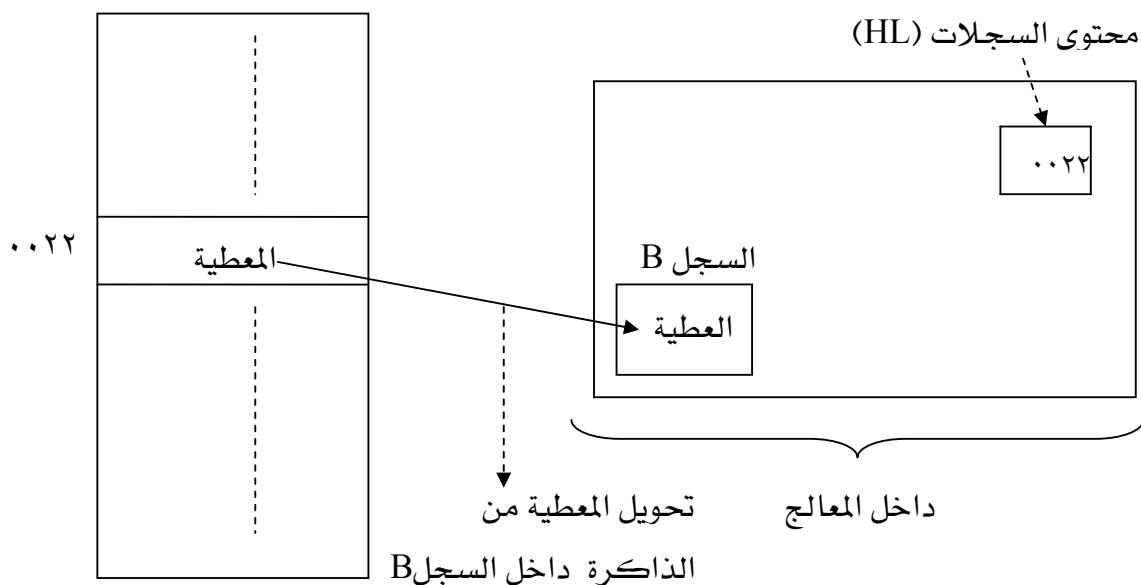
ب : يمثل الاتجاه (موقع ذاكرة أو سجل)

- ٤-٢-١-١ تعليمات التحويل من الذاكرة نحو سجل
 تكتب هذه التعليمات على الصيغة العامة الآتية :



مثال : MOV B,M

موقع الذاكرة عنوان الموضع



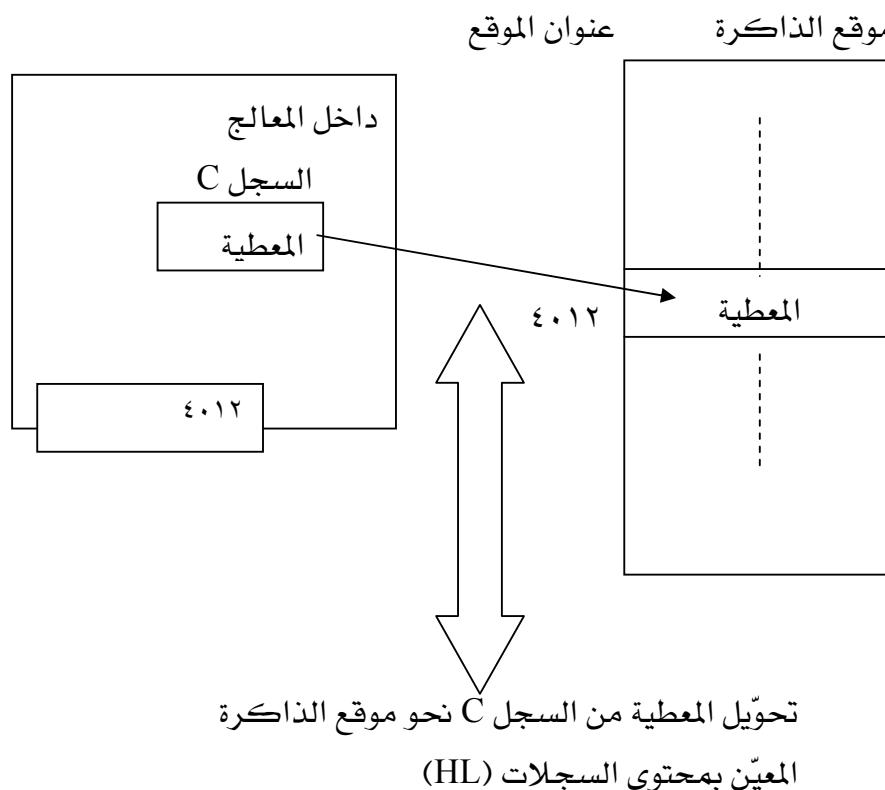
٤ - ٢- ١- تعلیمات تحویل البيانات من السجل نحو الذاكرة.

تكتب هذه التعلیمات على الصيغة العامة الآتية:

$(H,L) \leftarrow (r) \quad \longleftrightarrow \quad \text{MOV M,r}$

المعطية المخزنة في السجل (r) (قيمتها غير ظاهرة في التعلیمة) تحويل إلى موقع في الذاكرة، محتوى السجلات (HL) يعبر على عنوان الموضع.

مثال : MOV M,C



٤ - ٢- التحوّل المباشر.

في هذا النوع من التحويل المعطية جزء ظاهر في صيغة التعليمية.

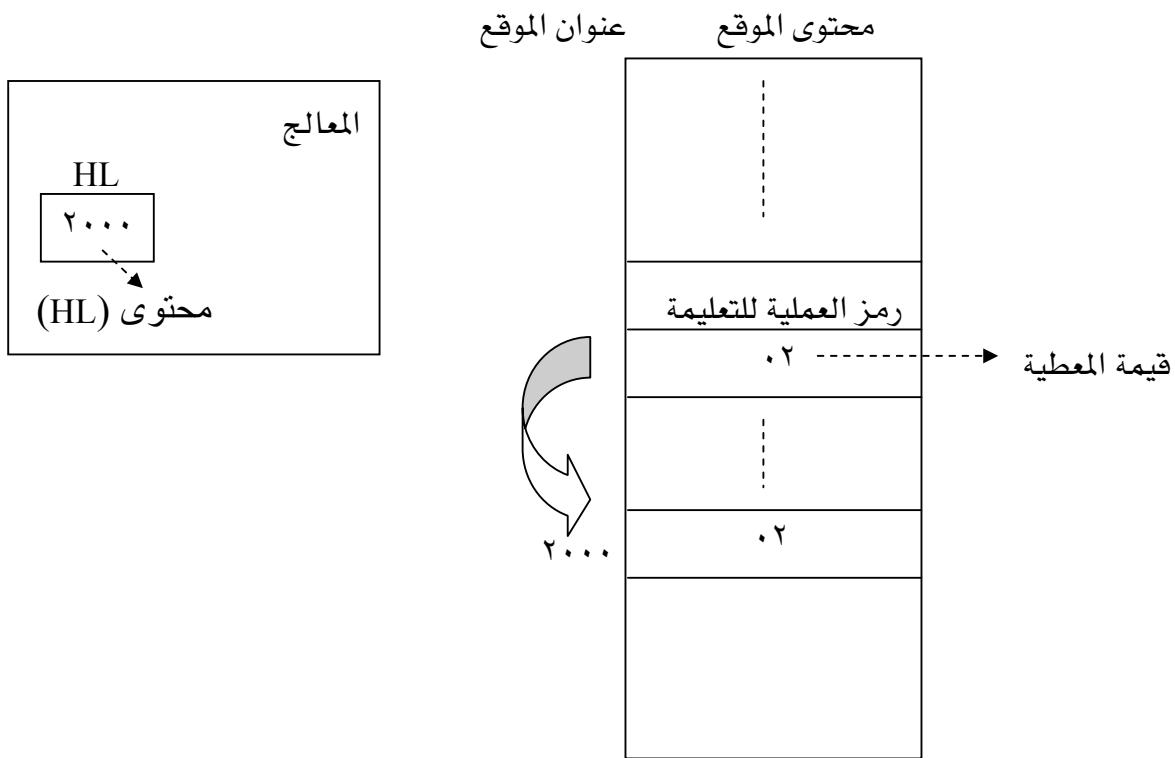
٤ - ٢- ١- تعليمات التحوّل داخل الذاكرة.

صيغة التعليمية تكتب على النمط التالي:

$$(H,L) \leftarrow (data) \iff MVI M,data$$

تحوّل المعطية ذات قيمة (data) داخل الموقع المعين بمحتوى السجلات (H,L)

مثال : MVI M,٠٢



٤ - ٢- ٢- تعليمات التحويل نحو سجل.

في هذا النوع من التحويل التعليمة تكتب على النمط التالي:

(r) ← (data) ⇔ MVI r,data

المعطية ذات قيمة data (وهي على ٨ وحدات رقمية) تحويل داخل السجل r

مثال : MVI D,٥٤

تحويل المعطية ٥٤ داخل السجل D .

كما نعلم بإمكان المعالج أن يستعمل سجلين ليكون سجل ذات ١٦ وحدات رقمية، في هذه الحالة صيغة تعليمية التحويل تختلف من السابقة و تكتب على النمط التالي:

$$(rp) \leftarrow data \ 16 \iff LXI \ rp,data \ 16$$

المعطية (قيمتها على ١٦ وحدات رقمية) تحويل داخل السجلين r و p اللذين يكونان السجل .
مثال: LXI BC,٠١٤٢

تحويل المعطية ٠١٤٢ داخل السجل BC .

القيمة ٤٢ تصبح تمثل محتوى السجل C و القيمة ٠١ تصبح تمثل محتوى السجل B .

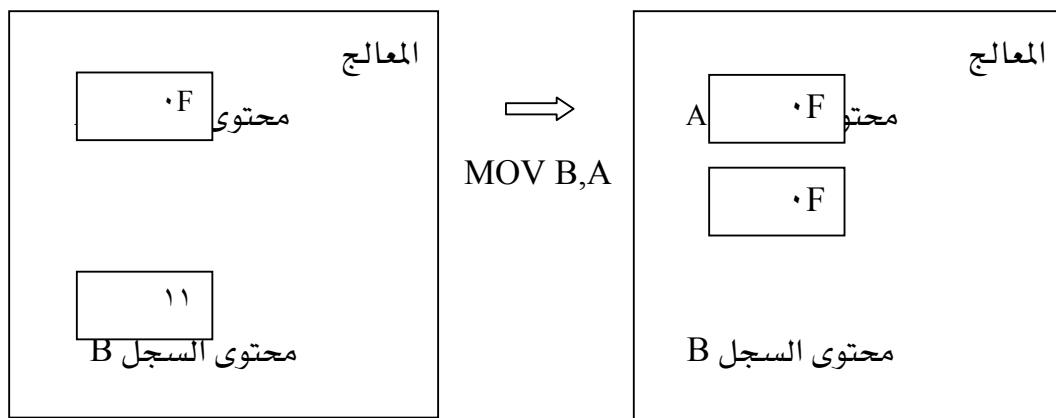
٤- ٣ تحويل البيانات داخل المعالج ما بين السجلات.

بعد الحالات تستلزم تحويل معطية (بعد إدخالها للمعالج) من سجل إلى آخر ، التعليمات التي تقوم بهذا العمل هي تعليمات النقل : MOV ، و تكتب على النمط التالي:

$$(r_1) \leftarrow (r_2) \iff MOV \ r_1,r_2$$

محتوى السجل (r₂) يحول داخل السجل (r₁)

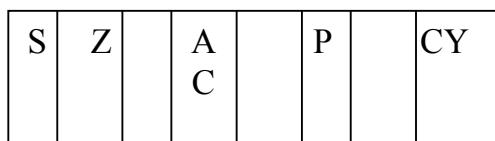
مثال: MOV B,A محتوى السجل (A) يحول داخل السجل (B)

$$(B) \leftarrow (A) \iff MOV \ B,A$$


٥ العمليات المنطقية

إن نتائج العمليات حسابية كانت أو منطقية تستعمل لأداء قرار ما من جهة المعالج، ولذلك يوجد داخل المعالج سجل خاص يسمى سجل الحالات، يخزن هذا السجل وحدات رقمية تدل على حالة أخير نتيجة عملية قام بتنفيذها المعالج. يرمز لهذه السجل بـ F و مكون حسب الشكل التالي:

٧ ٦ ٥ ٤ ٣ ٢ ١ ٠



| . | ٢ | ٤ | ٦ | ٧ | الوحدة الرقمية |
|-----------|-----------|---------------------|---------|---------|----------------|
| CY(Carry) | P(Parity) | AC(Auxiliary Carry) | Z(Zero) | S(Sign) | الرمز |
| الحافظة | التكافؤ | مساعد الحافظة | الصفر | الإشارة | التسمية |

الوحدات الرقمية هذه بإمكانها أن تكون لها قيمة ٠ أو ١ (الوحدات رقم ١، ٣ و ٥ غير معرفات).

٥ - دليل محتوى سجل الحالات

- الإشارة: إذا كانت الحالة المنطقية لهذا الوحدة ١ فهذا يدل على أن محتوى المركم A سلبي. مثال: ليكن محتوى المركم ٠٤ و محتوى السجل B ٠٥ و يقوم المعالج بعملية (A-B)، نتيجة هذه العملية هي ٠١. إشارة (-) "تحفظ" بـ إلزام قيمة الوحدة الرقمية ٧ (الإشارة) إلى الحالة المنطقية ١.

- الصفر: الحالة المنطقية ١ على هذه الوحدة الرقمية تدل على أن نتيجة آخر عملية قام بها المعالج قيمة

- مساعد الحافظة: الحالة المنطقية ١ على هذه الوحدة الرقمية تدل على أن هناك حافظة بين الوحدة الرقمية الثالثة و الوحدة الرقمية الرابعة لنتيجة العملية الأخيرة الذي قام بها المعالج.

مثال: ليكن محتوى المركم E . و محتوى السجل B هو ٠٢ . ول يقوم المعالج بالعملية (A+B)

| | | | | | |
|--------------|-----------|---------------|--|--|--|
| محتوى المركم |1110 | | | | |
| + | 10 | محتوى السجل B | | | |
| = | 10000 | نتيجة العملية | | | |

ادا قمنا بالعملية يديويا نلاحظ أن قيمة الوحدة الرقمية (D_1) هي قيمة الحافظة للوحدة الرقمية (D_2).

- **التكافؤ**: الحالة المنطقية ١ على هذه الوحدة تدل على أن عدد الوحدات الرقمية للناتج (آخر عملية) هو زوجي.

- **الحافظة**: الحالة المنطقية ١ لهذا الوحدة تدل على أن محتوى المركم A تجاوز أقصى قيمة المسموح بتخزينها في هذا السجل (أي FF)

الوحدات الرقمية هذه يمكنها أن تكون لها قيمة . أو ١ (الوحدات رقم ١ ، ٣ و ٥ غير معرفات).

محتوى المركم
محتوى السجل B + ١٠٠..... = نتيجة العملية هي ٠١١١١١١١

النتيجة تجاوزت قدرية التخزين في السجل ولذا الحالة المنطقية في سجل الحالات التي تمثل الحافظة ستكون بقيمة ١.

٦ بيان السياق (Flowchart)

بعد القيام بتعريف الوظائف الالزمة في البرمجة على المستعمل أن يقوم بكتابتهم حسب مراحل منظمة. لـهذا الغرض تستعمل الطريقة المخططة لإظهار كل هذه المراحل بالسلسل. الطريقة المخططة ترتكز على رموز أشاء كتابتها:

انسياب البرنامج (Program Flow) ←

يشير هذا الرمز للمرحلة التي سيقوم بتنفيذها المعالج.

نظام (Process) 

الوظيفة المذكورة داخل هذا الرمز تنفذ من طرف المعالج

نظام معرف (Predefined Process) 

البرنامج الفرعي المذكور ينفذ من طرف المعالج

قرار (Decision) 

المراحل التي ستتّفَّذ من طرف المعالج يشير إليها حسب الحالة المذكورة داخل الماسة

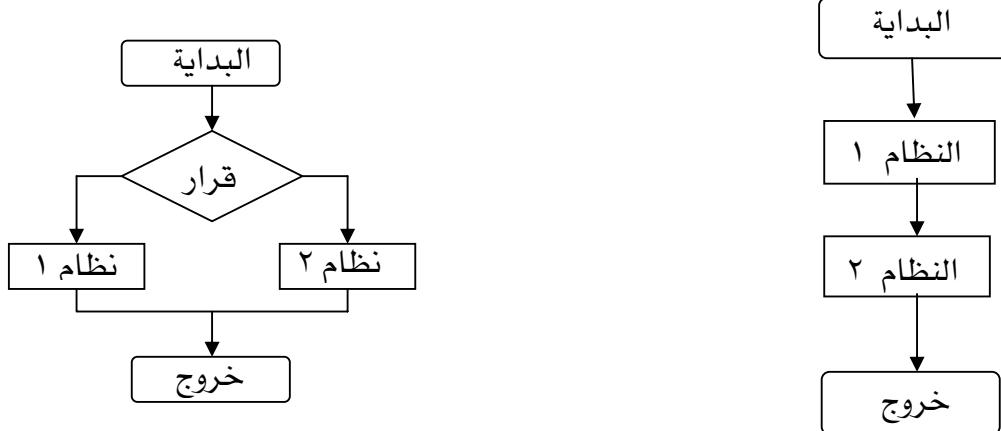
طرف (Terminal) 

بداية أو نهاية البرنامج الفرعي أو البرنامج الرئيسي

أمثلة :

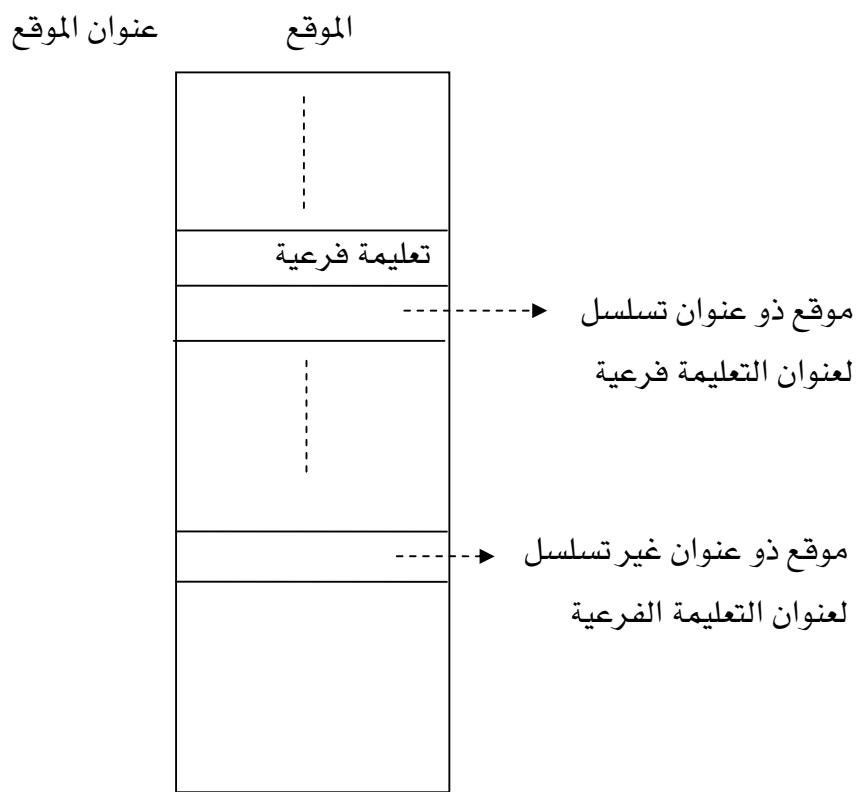
المثال الثاني:

المثال الأول:



٧ تعلمات فرعية (Branch Instructions)

إن التعليمات الفرعية تستعمل في البرمجة لتحويل اتجاه البرنامج الرئيسي (أو البرنامج الفرعي) بتغيير قيمة عداد البرنامج إلى عنوان غير تسلسلي للتعليمات الفرعية.



التعليمات الفرعية على صنفين :

- تعليمات القفز (JUMP Instructions)
 - تعليمات النداء (CALL Instructions)

٧ - ١- تعليةمة القفز (JMP : JUMP)

٧ - ١- ١- تعليةمة القفز بدون شرط

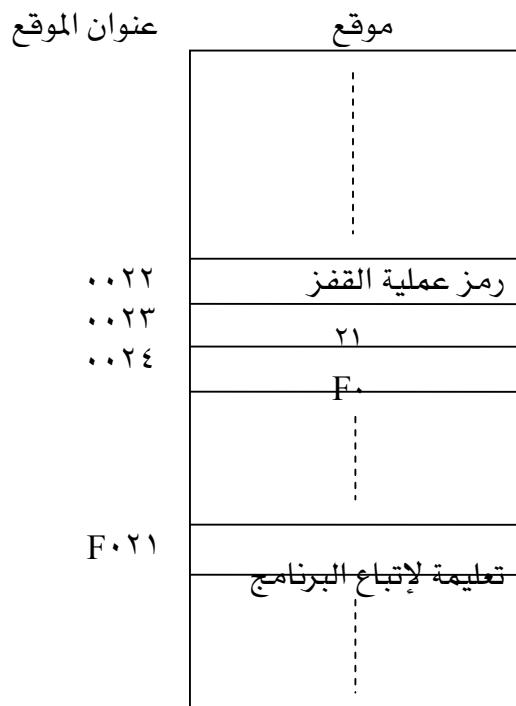
JMP addr

تكتب هذه التعليةمة على النمط التالي:

يمثل المختصر JMP تعليةمة القفز إلى موقع ذي عنوان مذكور (في التعليةمة)، addr هو العنوان المذكور.

مثال:

JMP F.٢١



محتوى سجل عداد البرنامج بعد تنفيذ تعليةمة القفز سيكون . F.٢١

٧ - ٢- تعليمة القفز بالشرط

تكتب التعليمة على النمط التالي :

`J < شرط > addr`

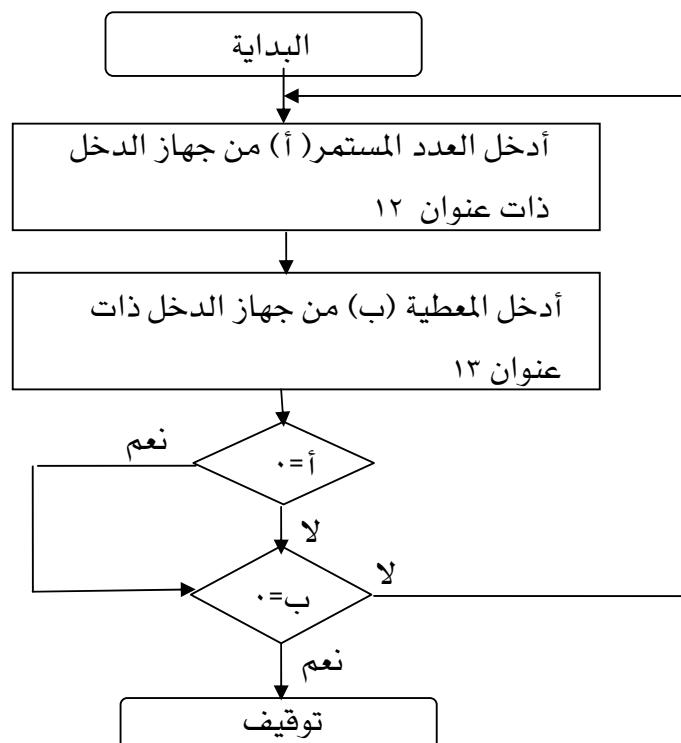
يمثل `J` مختصر لأمر القفز، إذا كان الشرط صحيح فالبرنامج يستمر وينفذ حسب التعليمة المخزنة في الموقع المعين بالعنوان (`addr`) المذكور في تعليمة القفز .

مثال: من بين التعليمات القفز بالشرط توجد تعليمة `JZ` : `JZ` الشرط هنا يتمثل في : إذا كانت نتيجة العملية الأخيرة (التي نفذت من طرف المعالج) سفر فالبرنامج يستمر حسب التعليمة المخزنة في العنوان المذكور في تعليمة القفز بالشرط.

`JZ ٠٠٢٣`

العنوان `٠٠٢٣` يمثل العنوان المذكور في تعليمة القفز بالشرط.

مثال: طريقة مخططة ل البرنامج يستعمل تعليمات القفز بالشرط.

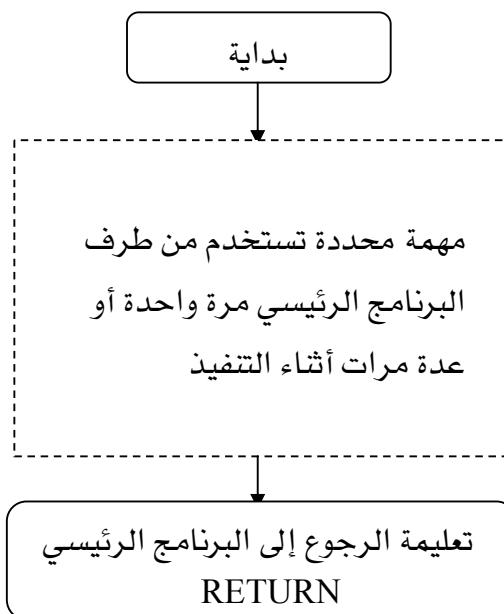


٧-٢ تعليمات النداء

تستعمل هذه التعليمات على الشكل التالي:

`CALL addr`

والمختصر `addr` يمثل هنا كذلك عنوان لبرنامج أو بتدقيق لقطع من برنامج يسمى برنامج فرعى أو نهيج (subroutine). النهيج هو برنامج كتب لتنفيذ مهمة محددة يمكن للبرنامج الرئيسي أن يستخدمها مرة واحدة أو عدة مرات أثناء التنفيذ. وفي العادة، تقوم الـ`instruction` الأخيرة في النهيج بإعادة (`RETURN`) المعالج إلى الـ`instruction` التي تتلو تلك الـ`instruction` التي غادر البرنامج الرئيسي عندها. بيان السياق للنهيج يكون كما يلى:



شكل (٤ - ٧) : بيان السياق لبرنامج فرعى

تقدير المعلومات

١ - العملية القاعدية للمعالجة مراقبة من طرف وحدة التحكم و هي عملية متكررة تتمثل فيأخذ و تنفيذ التعليمات صح أم خطأ ؟

٢ - عرّف الأخذ و التنفيذ للـ`instruction`.



٣ - مَاذا تمثل تعليمة HLT للمعالج ؟

٤ - عند تغذية المعالج وحدة التحكم تقوم بتشغيل عداد البرنامج ابتداء من العنوان القاعدي
صح أم خطأ ؟

٥ - هل محتوى الموقع القاعدي في ذاكرة ROM يمثل تعليمة أم معطية ؟

٦ - عَرِّف دور مصدر التعليمات المصغرة (micro-instructions).

٧ - ليكن عنوان ١٢٥H مستعمل من طرف المعالج ، ما هو الشكل المناسب عند تخزين هذا العنوان في
السجلات المؤقتة Z و W ؟

| | |
|----|----|
| ٠١ | ٢٥ |
|----|----|

W Z

| | |
|----|----|
| ٢٥ | ٠١ |
|----|----|

W Z

٨ - باستعمال المصطلحات : تعليمة ، معطية ، الـ Byte الأولى ، الـ Byte الأعلى

أرسم شكل تخزين التعليمات الآتية في الذاكرة :

أ - تعليمة تستعمل موقع واحد في الذاكرة

ب - تعليمة تستعمل موقعين في الذاكرة

ت - تعليمة تستعمل ثلاثة مواقع في الذاكرة

٩ - اربط العبارات الآتية:

(A) \leftarrow (Port) ; (A) \rightarrow (Port) - أ

MOV r,M - ب

MOV r,r - ت

طريقة الإرسال المناسبة: ١ - إرسال بين سجلين؛ ٢ - إرسال من الذاكرة نحو السجل
٣ - إرسال من السجل نحو الذاكرة؛ ٤ - إرسال بين المعالج ووحدات

إدخال/إخراج

١٠ - عرف التحويل غير المباشر و التحويل المباشر.

١١ - من التعليمات الآتية ما هي التي تدل على التحويل المباشر و التي تدل على التحويل غير المباشر:

MVI M,٤٥ ; LXI DE,FH.٠١ ; MOV A,C ; MOV M,E ; MVI D,FC ; MOV C,M

١٢ - أ - عند تنفيذ التعليمية MOV A,B محتوى السجل ينقل إلى السجل

ب - عند تنفيذ التعليمية MOV B,M محتوى ينقل إلى

ت - عند تنفيذ التعليمية MVI C,١A المعالج يقوم

ب

ث - التعليمية التي تناسب تحويل المعطية D إلى موقع معين في الذاكرة هي

١٣ - عرّف السجل التالي و محتواه.

٧ ٦ ٥ ٤ ٣ ٢ ١ ٠

| | | | | | | | |
|---|---|--|---|--|---|--|----|
| S | Z | | A | | P | | CY |
| C | | | | | | | |

١٤ - معالج يقوم بعملية (A-B) علماً أن محتوى السجلين أصلاً بنفس القيمة فما هي قيمة الوحدة الرقمية ٦ في السجل السابق (تمرين رقم ١٣) ؟

١٥ - عرف بيان السياق.

١٦ - اكتب بيان السياق للعمل التالي:

المعالج يقوم بقراءة معطية من وحدة إدخال على العنوان H12 و يطرح محتوى السجل B من هذه المعطية، نتيجة عملية الطرح ترسل إلى وحدة إخراج على العنوان H13.

١٧ - عرّف المختصر (JMP)، ما هي التعليمية الذي ينتمي إليها ؟

١٨ - ماذا تعني القيمة ٠١FE التي تكون التعليمية ٠١FE JMP ؟

١٩ - ما هو الفرق بين تعليمية القفز بالشرط و تعليمية القفز بدون شرط ؟

٢٠ - عرّف الخطأ في التعليمات الآتية:

JMP ABCDH ; JMP .١٢FH ; JMP ١٢H ; JMP ١٥٨GH ; JZ ..FFH ; JP .١٢FH
. JM AFF.H ; JMP .١٣H



حاسبات ومعالجات دقيقة

برمجة المعالج الدقيق و الحاسب الدقيق

١ - مقدمة Introduction

قد تم دراسة جميع وحدات المعالج الدقيق 'Intel ٨٠٨٥' وقد تم توضيح وظيفة كل وحدة بالوحدات السابقة. وقد تم أيضا دراسة ربط المعالج الدقيق بالوسط الخارجي. تم التعرض لبعض للأوامر المختلفة في الوحدة السابقة.

سوف يتم دراسة لغة التجميع (الأسملي) 'Assembly Language' في هذه الوحدة وتعتبر لغة تجميع المعالج الدقيق إحدى اللغات التي يمكن برمجة المعالج الدقيق بها وعادة ما تنقسم 'high level languages' اللغات التي يتم بها برمجة الحاسب إلى لغتين وهما اللغات ذات المستوى العالي 'Low level language' وهذه اللغات لا تعتمد على نوعية الماكينة و اللغات الأخرى هي لغات المستوى الأدنى 'machine language' وتعتمد هذه اللغات على نوعية الماكينة المستخدمة مثل لغة الماكينة أو لغة التجميع.

٢ - لغات الحاسب

يمكن تقسيم لغات الحاسب إلى قسمين رئيسيين وهما :

١ - لغة المستوى الأدنى (Low level language) وهذه اللغة تعتمد على لغة الماكينة (machine language) وكل لغة من هذا النوع تعتمد وتصمم لماكينة معينة ولكل معالج له اللغة الخاصة به ويمكن أن لا تتفق مع معالج آخر ومن أمثلة هذا النوع لغة الماكينة و لغة التجميع.

٢ - لغة المستوى العالي (high level languages) ومن أمثلة هذه اللغة لغة الفورتران والبسيك والبسكال وهذه اللغات لا تعتمد على لغة الماكينة المستخدمة.

وعادة ما يتم تكوين أي برنامج من عدد من الأوامر المتتالية وعن طريق هذه الأوامر يمكن تحقيق الهدف المطلوب من كتابة البرنامج ويمكن أن يتم عمل وتنفيذ البرنامج عن طريق استخدام لغة الماكينة أو لغة التجميع.

يمكن أن يتم تعريف الأمر (Instruction) الخاص بالمعالج الدقيق (المعالج الدقيق) والبرنامج كالتالي :

الأمر

يعرف عادة الأمر بأنه الشفرة الثنائية (Binary code) أو الكود التي تعطي للميكروبروسيسور والتي على أثرها يقوم المعالج الدقيق بتنفيذ عملية معينة مثل جمع رقمين أو إحضار معلومة من الذاكرة أو وضع معلومة معينة في الذاكرة.

البرنامج :

يعرف البرنامج بأنه مجموعة من الأوامر هدفها تحقيق هدف معين ول يكن التحكم في نظام معين مثل التحكم في سرعة محرك أو التحكم في درجة حرارة سائل. ويمكن أن يؤدي البرنامج إلى إجراء عملية حسابية معينة مثل عملية الجمع والطرح. ويمكن أيضا النظر لأي برنامج على أنه مجموعة من الشفرات الثنائية المخزنة في الذاكرة في انتظار أن يقوم المعالج بتنفيذها. عادة ما يكتب البرنامج بصورة ست عشرية وذلك بهدف التسهيل ثم يتم التحويل بسهولة من الصورة الست عشرية إلى الصورة الثنائية والتي يقوم بها المعالج الدقيق نفسه عن طريق كتابة برنامج بلغة الماكينة (في النظام الثنائي) يتلقى الأوامر من المستخدم بالنظام الست عشربي ثم يقوم البرنامج بتحويلها إلى النظام الثنائي وتحميلها في الذاكرة أن هذا البرنامج يسمى محمل النظام الست عشربي (Hexadecimal loader).

٣ - لغة التجميع (Assembly language)

يمكن تمثيل كل من الأوامر بكونه أو شفرة مكونة من ثلاثة أو أربعة حروف على الأكثر على أن تكون هذه الأحرف من الأحرف الأبجدية التي تدل على ما يقوم به المعالج عند تنفيذ هذا الأمر. فمثلاً أمر الجمع يكون ADD وهي اختصار كلمة Addition وأمر الطرح يكون SUB وهي اختصار كلمة Subtraction بمعنى طرح وهكذا مع باقي الأوامر وهذه الاختصارات هي ما يسمى بلغة الأسمابلي Assembly language (وأحياناً تسمى Mnemonics codes) وأحياناً تسمى Mnemonics تعني المساعد لعملية التذكر وبوضع الأوامر في هذه الصورة يصبح من السهل تذكرها ومعرفة ما يفعله الأمر بمجرد النظر إليه.

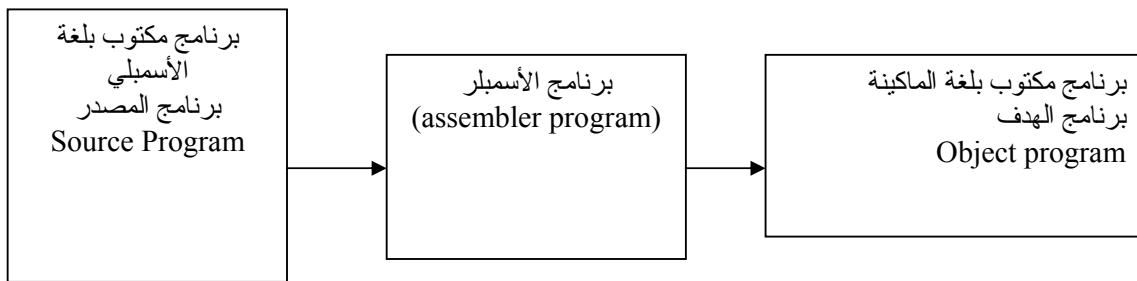
ونلاحظ بأن كل نوعية من أنواع المعالج الدقيق يتم تزويدها بقائمة أو كتالوج يحتوي على هذه الاختصارات الحرفية Mnemonics وغالباً ما تكون اختصارات كل شركة منتجة للميكروبروسيسور ولها اختصارات تختلف عن اختصارات الشركات الأخرى.

وأي برنامج مكتوب بهذه الاختصارات يقال عنه بأنه مكتوب بلغة الأسمابلي. نلاحظ بأن عند استخدام لغة الأسمابلي لكتابة البرنامج تبدو بعض العيوب حيث لابد للمبرمج من المعرفة الكاملة بمكونات المعالج وبالمسجلات الموجودة بداخلة وطريقة المعالج في التعامل مع الذاكرة بينما عند استخدام اللغات ذات المستوى العالي فإن مثل هذه الأمور لاتهم المبرمج وأيضاً من إحدى عيوب لغة الأسمابلي بأن البرنامج عادة ما يكتب بعمليات أولية ولا يكتب بصورة مركبة حيث لا يمكن تنفيذ أو إجراء عدة عمليات في عملية واحدة فمثلاً عند جمع عددين فلا بد من وضع العدد الأول مثلاً في ذاكرة معينة مع العدد الثاني وهذا ما سوف نوضحه في بعض الفقرات التالية.

٣ - ١ برنامج الأسمبلر (Assembler)

حيث إن المعالج الدقيق لا يتعامل إلا مع الشفرات الثنائية فلابد من ترجمة الشفرات الحرفية إلى شفرات ثنائية والتى يفهمها المعالج الدقيق ويقوم ببرنامج الأسمبلر بترجمة الشفرات الحرفية إلى شفرات ثنائية يفهمها المعالج الدقيق. إذا يكون الأسمبلر عبارة عن برنامج مكتوب بلغة الماكينة يقوم بتحويل البرنامج المكتوب بلغة الأسمبلر (الشفرات الحرفية) إلى برنامج مكتوب بلغة الماكينة.

وعادة ما يطلق على البرنامج المكتوب بلغة الأسمبلر برنامج المصدر 'Source Program' والبرنامج المكتوب بلغة الماكينة يسمى برنامج الهدف 'Object Program' وشكل (١) يبين رسمياً توضيحاً للدور الذي يقوم به الأسمبلر.



شكل (١) شكل توضيحي يبين الغرض من استخدام الأسمبلر.

حيث إنه يقوم بتحويل البرنامج المكتوب بلغة الأسمبلر (التجميع) إلى برنامج مكتوب بلغة الماكينة حيث إن عملية التحويل هذه تأخذ بعض الوقت وينتج عنه بعض التأخير ويعتمد هذا الزمن على زمان تنفيذ المعالج الدقيق لمجموعة الأوامر المكتوبة والتي يحتوى عليها البرنامج.

٣ - خطوات كتابة بلغة الأسمبلر برنامج

عادة ما يفضل كتابة البرنامج بلغة الأسمبلر وذلك في حالة وجود برنامج الأسمبلر حيث يتم كتابة البرنامج على الحاسب بلغة الأسمبلر ثم يقوم الأسمبلر بتحويل لغة الأسمبلر إلى لغة الماكينة وفي حالة عدم توافر الأسمبلر ففي تلك الحالة سوف يكتب البرنامج بلغة الماكينة في الذاكرة مباشرة وعادة ما تكون هناك خريطة ذاكرة للميكروكمبيوتر تمكناً من تحديد المنطقة التي يمكن كتابة البرنامج فيها ثم بعد كتابة البرنامج سوف يتم تنفيذ البرنامج.

يمكن تنفيذ برنامج مكتوب بلغة التجميع باتباع الخطوات التالية:

١ - عادة ما يتم عمل خريطة تدفق (Flow-Chart) للبرنامج الذي سوف يكتب بلغة الأسمبل حيث تحتوى هذه الخريطة على الخطوات اللازمة لحل المسألة وبالتالي سوف تسهل لنا هذه الخريطة كتابة البرنامج.

٢ - يكتب البرنامج بلغة الأسمبل في حالة توافر برنامج الأسمبل على الحاسب وإذا لم يتوافر هذا البرنامج فلا خيار سوى الكتابة بلغة الماكينة والخاصة بنوعية المعالج المستخدم.

٣ - يمكن كتابة تعليقات 'Comments' لكل أمر مكتوب بالبرنامج وهذه التعليقات تذكرنا بالغرض من كتابة الأمر ويكتب التعليق بعد كتابة الأمر مباشرة ويسبقه الرمز ; وإذا تطلب كتابة أكثر من سطر للتعليق فيستخدم نفس الرمز ; بالأسطر التالية للأمر.

٤ - يمكن استخدام علامات 'Labels' في بعض الأوامر كأوامر القفز مثلا وهذه العلامات تقلل من طول البرنامج والذاكرة المطلوبة للبرنامج.

التعليق (Comment)

حتى نجعل البرنامج مفهوما ومن السهل قراءته وتتبعه بالنسبة للآخرين فيتم كتابة بعض التعليقات البسيطة بجانب كل أمر على قيم الفصل ما بين الأمر والتعليق بفاصلة منقوطة (;) وإذا كان هذا التعليق سيأخذ أكثر من خط واحد ففي تلك الحالة يجب على كل خط خاص بالتعليق أن يبدأ بفصلة منقوطة. العلامة (LABEL)

يمكن تحديد الأوامر للأسمبل والتي من الممكن القفز إليها ويتم ذلك عن طريق العلامات labels وضع العلامات قبل الأمر المراد القفز إليه على أن نستخدم نفس العلامة في أمر القفز نفسه

Input Output Instructions

جميع عمليات الإدخال والإخراج تم من خلال ما يسمى ببوابات الإدخال والإخراج والتعامل مع هذه البوابات دائما ينقسم إلى قسمين: قسم خاص بالبناء الإلكتروني لهذه البوابات وكيفية توصيلها مع المعالج الدقيق والقسم الآخر هو كيفية برمجة المعالج الدقيق للتعامل مع هذه البوابات.

وعمليات الإدخال والإخراج ضرورية لإدخال البيانات إلى المعالج الدقيق مثل استعمال لوحة مفاتيح أو درجة حرارة عندما يتم التحكم في درجة حرارة معينة وأيضا عملية الإخراج تتم عن طريق إظهار النتائج أو البيانات اللازم إخراجها على الشاشة مثلا.

أمثلة**مثال ١:**

انقل المحتويات المسجلة في المسجل (Register B) إلى المسجل A (الرَّكِم).

الحل:

يمكن تفزيذ الأمر باستخدام الأمر MOV كالتالي:

الامر
MOV A,B

الشفرة الثنائية للأمر هي
٠١١١ ٠٠٠

الشفرة السبعة عشرية للأمر هي
٧٨ H

مثال ٢:

انقل المحتويات المسجل A إلى الذاكرة M

الحل

يمكن أيضاً تفزيذ الأمر باستخدام الأمر MOV كالتالي:

الامر
MOV M,A

الشفرة الثنائية للأمر هي
٠١١٠١١١

الشفرة السبعة عشرية للأمر هي
٧٧ H

نلاحظ بأن عنوان الذاكرة M سوف يكون موجود في زوج المسجلات HL أي أن محتويات المسجل A ستذهب إلى بait الذاكرة التي يوجد عنوانها في المسجلين H,L ولذلك يطلق على طريقة التعامل مع الأمر MOV M,A بطريقة التعامل غير المباشر مع الذاكرة .

مثال : ٣

أنقل القيمة أو الثابت H٥٣ إلى المسجل B.

الحل :

MVI B, ٥٣H

الأمر

.....١١٠

الشفرة الثنائية للأمر هي

٠٦ H

الشفرة الست عشرية للأمر هي

مثال : ٤

أنقل القيمة H٥٣ إلى الذاكرة.

الحل :

MVI M, ٥٣H

الأمر

.....١١٠١٠

الشفرة الثنائية للأمر هي

٣٦ H

الشفرة الست عشرية للأمر هي

مثال : ٥

حمل المسجلات H,E,D,C,B,A بالمعلومات الفورية التالية : ٠٦,٠٥,٠٤,٠٣,٠٢,٠١ كل على التوالي
الحل :

يمكن أن نبدأ كتابة هذا البرنامج في آل RAM عند العنوان E... مستخدما الأمر MVI كالتالي
كما مبين بالبرنامج التالي:

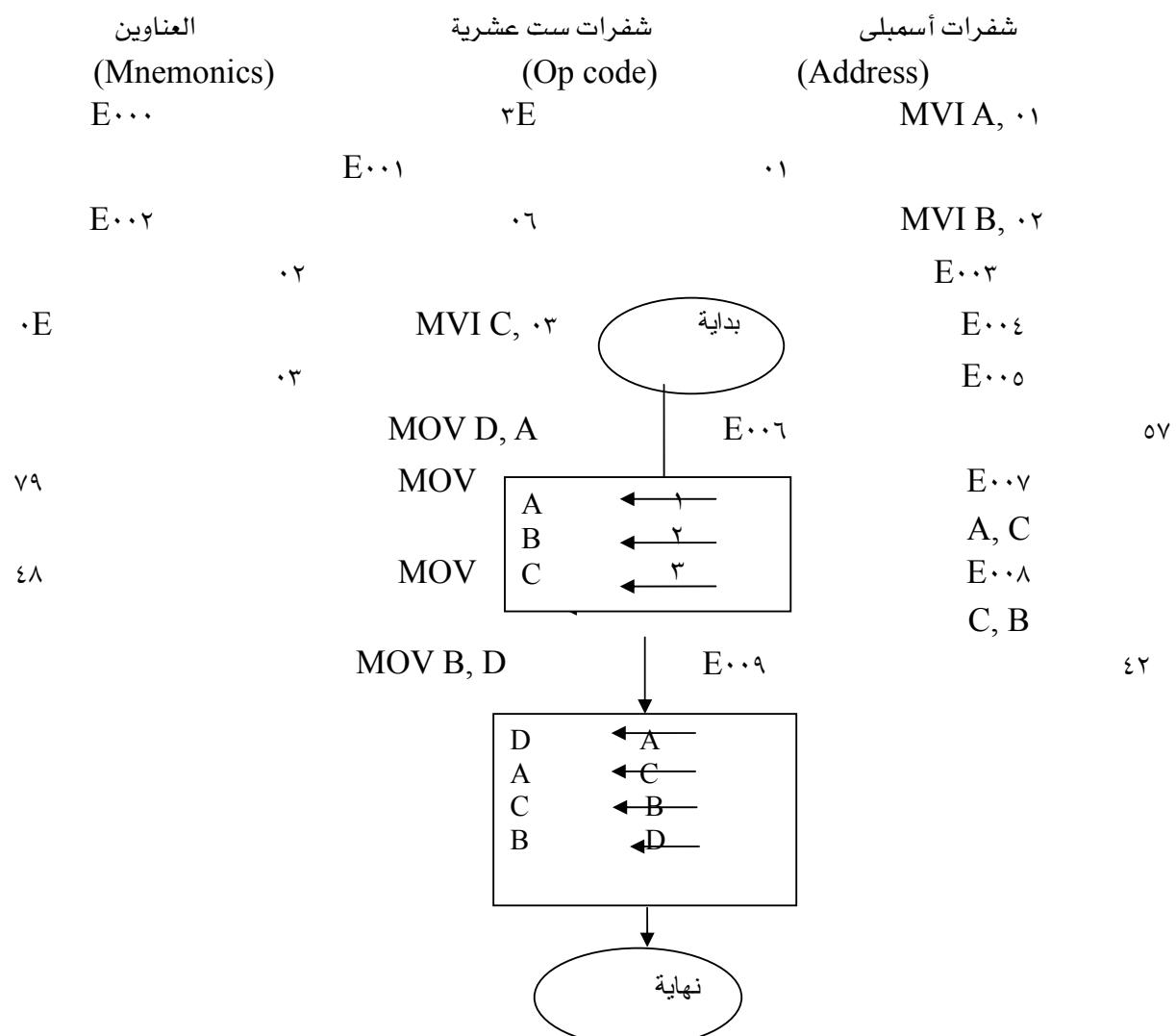
| العناوين (Mnemonics) | شفرات ست عشرية (Op code) | شفرات أسمبلية (Address) |
|-------------------------|-----------------------------|----------------------------|
| E... | ٣E | MVI A, .١ |
| | E..١ | .١ |
| E..٢ | .٦ | MVI B, .٢ |
| | E..٢ | .٢ |
| E..٤ | .E | MVI C, .٣ |
| | E..٣ | .٣ |
| E..٦ | ١٦ | MVI D, .٤ |
| | E..٧ | .٤ |
| E..٨ | ١E | MVI E, .٥ |
| | E..٩ | .٥ |

مثال ٦ :

حمل المسجلات C,B,A بالمعلومات الفورية الآتية ٠٣,٠٢,٠١: ثم بعد ذلك يتم عمل إزاحة ذو رانية لهذه المعلومات (من اليمين لليسار).

الحل:

يمكن تحميل المسجلات C,B,A بالقيم ٠٣,٠٢,٠١ كما سبق بالمثال السابق ثم يتم تحميل محتويات المسجل A في المسجل B ومحتويات المسجل B في المسجل C ومحتويات المسجل C في المسجل A وهكذا ويمكن الاستفادة بمسجل اخر مثل المسجل D وعن طريق استخدام هذا المسجل يمكن إجراء عملية الدوران بطريقة سلية وبين الشكل (٥-٢) رسم توضيحي يبين خريطة التدفق لعملية الإزاحة الدورانية المستخدمة لحل هذا المثال.



شكل (٢) رسم توضيحي يبين خريطة التدفق لعملية الإزاحة للمثال (٦).

مثال : ٧

حمل زوج المسجلات HL(الذاكرة) بالمعلومة الفورية .٣F٢AH

الحل

يمكن تنفيذ هذا الأمر باستخدام الأمر LXI حيث إن المعلومة تحتوي على عدد ٢ بايت فيمكن كتابة الأمر كالتالي بافتراض أن بداية العنوان للأمر هو E٠٠٠ H :

| Address | op code | Mnemonics |
|---------|---------|--------------|
| E... | ٢١ | LXI H, ٣F٢AH |
| E٠٠١ | ٢A | |
| E٠٠٢ | ٣F | |

حيث سيتم وضع المعلومة ٢A في المسجل L بينما توضع المعلومة ٣F في المسجل H.

مثال : ٨

حمل مكان الذاكرة E٢٠٠ بالمعلومة FA H

الحل :

يمكن حل هذه المسألة باستخدام أمر التحميل غير المباشر عن طريق تحميل الذاكرة HL ثم وضع القيمة FA في الذاكرة M كالتالي:

| | | |
|------|----|------------|
| E... | ٢١ | LXI H,E٢٠٠ |
| E٠٠١ | .. | |
| E٠٠٢ | E٢ | |
| E٠٠٣ | ٣٧ | MVI M,FA H |
| E٠٠٤ | FA | |

مثال ٩:

إذا علمت بأن محتويات كلا من المسجلين $H, 75H$ هما $L, H ٢A$ على الترتيب فماذا تصبح محتويات العنوان $E100, E101$ بعد تنفيذ الأمر $SHLD E100$.

الحل :

بعد كتابة الأمر $SHLD E100$ فإن محتويات المسجل L سوف تتوارد عند العنوان $E100$ بينما محتويات المسجل H سوف تتوارد عند العنوان $E101$ وبالتالي سوف تكون محتويات العنوان $E100$ هي $L, H ٢A$ بينما محتويات العنوان $E101$ هي $75H$. حيث إن تحميل الذاكرة يتم بتحميل المسجلين H, L ولتخزين هذان المسجلين مباشرة يمكن أن يتم عن طريق استخدام الأمر $SHLD$ حيث يقوم الأمر $SHLD$ ب تخزين محتويات المسجلين H, L في العنوان الذي يليه حيث تذهب محتويات المسجل L إلى العنوان $(E100 H)$ بينما تذهب محتويات المسجل H إلى العنوان الذي يليه $(E101 H)$.

مثال ١٠:

إذا علمت بأن المسجلين A (الر كم)، B هما $25, 1A$ كلا على الترتيب . ما هي محتويات مسجل الحالة 'Status Register' بعد تنفيذ الأمر

١. $ADD A$ -

٢. $ADD B$ -

ما هي نتيجة محتويات الر كم (السجل A) بعد تنفيذ الأمر.

الحل :

١ - بعد تنفيذ الأمر $ADD A$ ستصبح المحتويات كالتالي:

سوف يتم التجميع بداخل الر كم وبالتالي تصبح قيمة محتويات المسجل A الجديدة هي $(1A + 1A) H ٣٤$ بينما تظل محتويات المسجل B كما هي بدون أي تأثير وبالتالي تكون $H ٢٥$.

ولكي نرى كيف تتأثر الأعلام بنتيجة هذه العملية فيتم إجراء عملية الجمع باستخدام الشفرات الثنائية كالتالي:

$$A = 00011010$$

$$\underline{A = 00011010}$$

$$00110100$$

علم الصفر 'ZF' يساوي الصفر حيث إن نتيجة الجمع لا تساوى صفر.

علم الحمل 'CF' يساوي الصفر حيث إن لا يوجد هناك حمل.

علم الباريتي 'PF' يساوي الصفر حيث إن النتيجة تحتوى على عدد فردي من الوحدات.

علم الحمل النصف 'HCF' يساوي الوحدة حيث يوجد حمل من البت الثالثة إلى البت الرابعة.

علم الإشارة 'SF' يساوي الصفر حيث إن نتيجة آخر بت تساوي الصفر فتكون النتيجة موجبة.

- بعد تنفيذ الأمر ADDB ستصبح المحتويات كالتالي:

محتويات المسجل B لا تتأثر وبالتالي تكون قيمتها هي ٢٥ H.

محتويات المسجل A سوف تكون $(A + 25)H$ وباستخدام الشفرات الشائنة

$$A = \dots 11010$$

$$\underline{B = \dots 100101}$$

$$A + B = \dots 111111$$

تتأثر الأعلام بعد إجراء الأمر السابق كالتالي:

علم الصفر 'ZF' يساوي الصفر حيث إن نتيجة الجمع لا تساوي صفر.

علم الحمل 'CF' يساوي الصفر حيث إن لا يوجد هناك حمل.

علم الباريتي 'PF' يساوي الوحدة حيث إن النتيجة تحتوى على عدد زوجي من الوحدات.

علم الحمل النصف 'HCF' يساوي الصفر حيث لا يوجد حمل من البت الثالثة إلى البت الرابعة.

علم الإشارة 'SF' يساوي الصفر حيث إن نتيجة آخر بت تساوي الصفر فتكون النتيجة موجبة.

مثال ١١:

اكتب برنامجاً يجمع الرقم H2F2A3 مع الرقم H78 ضع نتيجة الجمع في الأماكن (العناوين) E201, E200, E202.

الحل:

حيث إن الرقم يتكون من ١٦ بت وبما أن سعة المسجل (الرقم) A ٨ بت فقط ففي هذه الحالة لابد من

استخدام مجموعة من المسجلات سعتها ١٦ بت على أن يتم الاستفادة من المسجل الذي له بait أقل

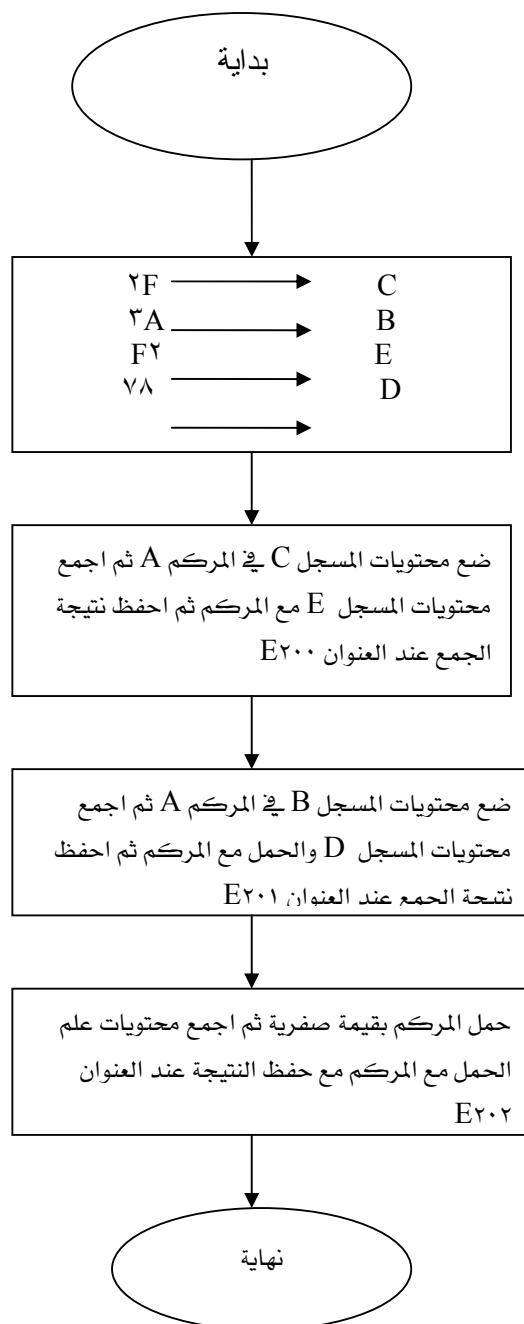
والمسجل الذي له بait أعلى في هذه العملية وسوف تتم عملية استخدام البرنامج كالتالي سوف يستخدم

المسجلين C, لتخزين الرقم H2F2A3 الذي يحتوي على عدد ٢ بait حيث سوف يخصص المسجل C

للبait الأقل وهو H2F2 بينما يخصص المسجل B للبait الأعلى وهو H3A وبنفس الوقت سوف يستخدم

المسجلين D, لتخزين الرقم H78 ضع نتيجة الجمع في العنوان E.

للبايت الأقل وهو F_2 بينما يخصص المسجل D للبايت الأعلى وهو H ٧٨ وخريطة التدفق المبينة
بشكل (٣) تبين الخطوات التي سوف يتم استخدامه بالبرنامج .



شكل (٣) شكل توضيحي يبين خريطة التدفق لعملية الإزاحة للمثال (١١).

والبرنامج التالي والمكتوب بلغة الأسمبلي والمبتدئ بالعنوان E٠٠٠ يحقق ما تم بيانه في خريطة التدفق المبينة بشكل (٣).

| العناوين | شفرات ست عشرية | شفرات أسمبلي |
|-------------|----------------|--------------|
| (Mnemonics) | (Op code) | (Address) |
| E... | .E | MVI C, ٢F |
| | E٠٠١ | ٢F |
| E٠٠٢ | .٦ | MVI B, ٢A |
| | E٠٠٣ | ٢A |
| E٠٠٤ | .١E | MVI E, F٢ |
| | E٠٠٥ | F٢ |
| E٠٠٦ | .١٦ | MVI D, ٧٨ |
| | E٠٠٧ | ٧٨ |
| E٠٠٨ | .٧٩ | MOV A, C |
| E٠٠٩ | .٨٣ | ADD E |
| E..A | .٣٢ | STA E٢.. |
| | E..B | .. |
| | E..C | E٢ |
| E..D | .٧٨ | MOV A, B |
| E..E | .٨٢ | ADD D |
| E..F | .٣٢ | STA E٢٠١ |
| | E..١٠ | .١ |
| | E..١١ | E٢ |
| E..١٢ | .٢E | MVI A, .. |
| | E..١٣ | .. |
| E..١٤ | .٨٧ | ADD A |
| E..١٥ | .٣٢ | STA E٢٠٢ |
| | E..١٦ | .٢ |
| | E..١٧ | E٢ |

مثال ١٢:

أعد حل المثال السابق (مثال ١١) مستخدما الطرح بدلا من عملية الجمع
الحل:

كما سبق توضيحة في المثال السابق فيمكن كتابة البرنامج الخاص بطرح رقمين سعة كل رقم ٢ بايت بلغة الأسمبل مثل البرنامج المنفذ السابق ولكنه يختلف عنه في بعض الأوامر القليلة كالتالي:

| العناوين (Mnemonics) | شرفات ست عشرية (Op code) | شرفات أسمبل (Address) |
|-------------------------|-----------------------------|--------------------------|
| E... | .E | MVI C, ٢F |
| E..١ | ٤F | |
| E..٢ | ٠٦ | MVI B, ٣A |
| E..٣ | ٥A | |
| E..٤ | ١E | MVI E, F٢ |
| E..٥ | F٢ | |
| E..٦ | ١٦ | MVI D, ٧٨ |
| E..٧ | ٧٨ | |
| E..٨ | ٧٩ | MOV A, C |
| E..٩ | ٨٣ | ADD E |
| E..A | ٣٢ | STA E٢.. |
| E..B | .. | |
| E..C | E٢ | |
| E..D | ٧٨ | MOV A, B |
| E..E | ٨٢ | ADD D |
| E..F | ٣٢ | STA E٢.. |
| E..١٠ | ٠١ | |
| E..١١ | E٢ | |
| E..١٢ | ٣E | MVI A,.. |
| E..١٣ | .. | |
| E..١٤ | ٨٧ | ADD A |
| E..١٥ | ٣٢ | STA E٢.. |
| E..١٦ | ٠٢ | |
| E..١٧ | E٢ | |

مثال : ١٣

ضع المحتويات E٠٠٢, E٠٣, E٠٤ في العنوانين E١٠١, E١٠٢, E١٠٣ على الترتيب.

الحل :

نلاحظ بأن المحتويات المطلوب وضعها عند العنوانين المعطاة كل منها يزيد عن الآخر بقيمة الوحدة الواحد الصحيح) وبالتالي يمكن استخدام أوامر INR لزيادة الواحد على محتويات المركم A والأمر INX لزيادة واحد على محتويات زوج المسجلات HL والمخصص للذاكرة كما يلي:

| العناوين (Mnemonics) | شفرات ست عشرية (Op code) | شفرات أسمبلی (Address) |
|-------------------------|-----------------------------|---------------------------|
| E... | ٢١ | LXI H, E١٠٠ |
| E٠٠١ | .. | |
| E٠٠٢ | E١ | |
| E٠٠٣ | ٢E | MVI A, .١ |
| E٠٠٤ | .١ | |
| E٠٠٥ | ٧٧ | MOV M, A |
| E٠٠٦ | ٢C | INR A |
| E٠٠٧ | ٢٣ | INX H |
| E٠٠٨ | ٧٧ | MOV M, A |
| E٠٠٩ | ٢C | INR A |
| E٠٠A | ٢٣ | INX H |
| E٠٠B | ٧٧ | MOV M, A |
| E٠٠C | ٢C | INR A |
| E٠٠D | ٢٣ | INX H |
| E٠٠E | ٧٧ | MOV M, A |

مثال : ١٤

ضع المحتويات ٠٨, ٠٢, ٠٤, ٠٦, في العنوانين E١٠٣, E١٠٢, E١٠١ على الترتيب.

الحل :

نلاحظ بأن هذا المثال هو صورة من المثال السابق فيما عدا المحتويات المطلوب وضعها عند العنوانين المعطاة كل منها يزيد عن الآخر بقيمة ٢ وبالتالي يمكن استخدام أوامر INR مرتين متتاليتين لزيادة ٢ على محتويات المركم A والأمر INX لزيادة واحد على محتويات زوج المسجلات HL والمخصص للذاكرة كما يلي :

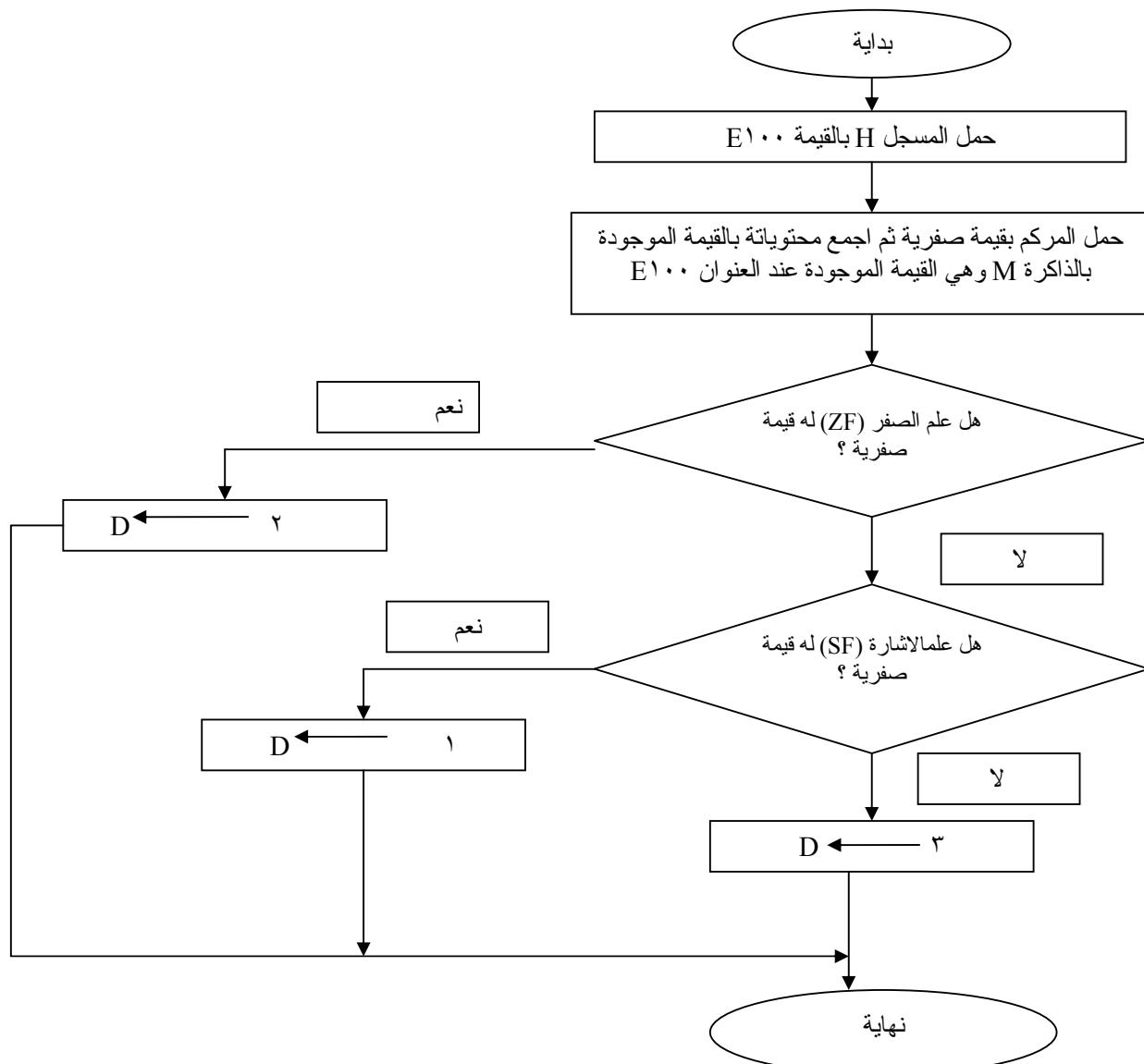
| العناوين (Mnemonics) | شفرات ست عشرية (Op code) | شفرات أسمبلى (Address) |
|-------------------------|-----------------------------|---------------------------|
| E... | ٢١ | LXI H, E١٠٠ |
| | E٠٠١ | .. |
| | E٠٠٢ | E١ |
| E٠٠٣ | ٢E | MVI A, .٢ |
| | E٠٠٤ | .٢ |
| E٠٠٥ | ٧٧ | MOV M, A |
| E٠٠٦ | ٣C | INR A |
| E٠٠٧ | ٣C | INR A |
| E٠٠٨ | ٢٣ | INX H |
| E٠٠٩ | ٧٧ | MOV M, A |
| E..A | ٣C | INR A |
| E..B | ٣C | INR A |
| E..C | ٢٣ | INX H |
| E..D | ٧٧ | MOV M, A |
| E..E | ٣C | INR A |
| E..F | ٣C | INR A |
| E..١ | ٢٣ | INX H |
| E..٢ | ٧٧ | MOV M, A |

مثال : ١٥

اكتب برنامجا يقرأ فيه المعالج الدقيق محتويات العنوان E100 باستمرار ثم يختبر هذه المحتويات بحيث إذا كانت هذه المحتويات سالبة يتم وضع ١ في المسجل D وإذا كانت صفراء يضع ٢ في المسجل D وإذا كانت موجبة نضع ٣ في نفس المسجل.

الحل :

يمكن كتابة البرنامج بالاستعانة بخريطة التدفق والمبيبة بشكل (١٥). والبرنامج التالي والمكتوب بلغة الأسمبل والمبتدى بالعنوان E000 يحقق ما تم توضيحيه في خريطة التدفق والمبيبة بشكل (٤).



شكل (٤) رسم توضيحي يبين خريطة التدفق لعملية الإزاحة للمثال (١٥).

| العناوين (Mnemonics) | شفرات ست عشرية (Op code) | شفراتأسمبلی (Address) |
|-------------------------|-----------------------------|--------------------------|
| E... . | ٢١ | LXI H, E.. . |
| E..٠١ | | .. |
| E..٠٢ | | E. |
| E..٠٣ | ٢E | MVI A, .. |
| E..٠٤ | | .. |
| E..٠٥ | ٨٦ | ADD M |
| E..٠٦ | C٢ | JNZ E..E |
| E..٠٧ | | .E |
| E..٠٨ | | E. |
| E..٠٩ | ١٦ | MVI D, .٢ |
| E..A | | .٢ |
| E..B | C٣ | JMP E..١٨ |
| E..C | | ١٨ |
| E..D | | E. |
| E..E | F٣ | JP E..١٦ |
| E..F | | ١٦ |
| E..١٠ | | E. |
| E..١١ | ١٦ | MVI D, .١ |
| E..١٢ | | .١ |
| E..١٣ | C٣ | JMP E..١٨ |
| E..١٤ | | ١٨ |
| E..١٥ | | E. |
| E..١٦ | ١٦ | MVI D, .٣ |
| E..١٧ | | .٣ |

مثال : ١٦

أعد كتابة البرنامج الموجود بالمثال السابق (مثال ١٥) على أن يتم قراءة العنوان E١٠٠ باستمرار.

الحل :

يتم حل هذا المثال كما تم بالمثال السابق (مثال ١٥) مع بعض التعديلات الطفيفة والمبنية بالبرنامج التالي حيث تم استبدال أمر القفز 'JMP E٠١٨' بأمر القفز 'JMP E٠٠٠' حتى يتم إعادة قراءة المحتويات الموجودة بالعنوان E١٠٠ بصفة مستمرة حيث يكون القفز عبارة عن قفز خلفي.

| العناوين (Mnemonics) | شفرات ست عشرية (Op code) | شفرات أسمبلية (Address) |
|-------------------------|-----------------------------|----------------------------|
| E... | ٢١ | LXI H, E١٠٠ |
| | E٠٠١ | .. |
| | E٠٠٢ | E١ |
| E٠٠٣ | ٢E | MVI A, .. |
| | E٠٠٤ | .. |
| E٠٠٥ | ٨٦ | ADD M |
| E٠٠٦ | C٢ | JNZ E٠٠E |
| | E٠٠٧ | .E |
| | E٠٠٨ | E. |
| E٠٠٩ | ١٦ | MVI D, .٢ |
| | E٠٠A | .٢ |
| E٠٠B | C٣ | JMP E.. |
| | E٠٠C | .. |
| | E٠٠D | E. |
| E٠٠E | F٢ | JP E٠١٦ |
| | E٠٠F | ١٦ |
| E٠٠١٠ | | E. |
| E٠٠١١ | ١٦ | MVI D, .١ |
| E٠٠١٢ | | .١ |
| E٠٠١٣ | C٣ | JMP E... |
| | E٠٠١٤ | .. |
| E٠٠١٥ | | E. |
| E٠٠١٦ | ١٦ | MVI D, .٣ |

| | | |
|------|----|----------|
| E.١٧ | ٠٣ | |
| E.١٨ | C | JMP E... |
| E.١٩ | .. | |
| E.١A | E. | |

مثال : ١٧

اكتب برماجا بحيث تكون وظيفة هذا البرنامج ضرب الرقم الموجود في المسجل B في الرقم الموجود في المسجل C مع كتابة نتيجة الضرب في العنوان E100. افرض الرقم الموجود في المسجل B هو ٤ والرقم الموجود في المسجل C هو ٣.

الحل

حيث إن عملية الضرب ما هي إلا عملية جمع فيمكن تحقيق عملية الجمع بجمع ما بداخل المسجل B عدد من المرات يساوي الرقم الموجود بداخل المسجل C فيمكن كتابة البرنامج لهذه الحالة كما يلي حيث سنكتفي بكتابة العنوانين والشفرات الحرفية والتعليق كما موضح بالبرنامج:

| Label | Mnemonics | Comment |
|-------|-------------|--|
| | | ضرب رقمين ; |
| E.٠١ | MVI B, .٤ ; | ضع الرقم ٤ في المسجل B |
| E.٠٢ | MVI C, .٣ ; | ضع الرقم ٣ في المسجل C |
| E.٠٤ | MVI A,.٠٠ | ضع قيمة صفرية في المركم |
| E.٠٦ | ADD B | أجمع محتويات المركم B مع محتويات المسجل |
| | | ضع النتيجة في المركم ; |
| E.٠٧ | DCR C | ; |
| E.٠٨ | JNZ E.٠٦ | في حالة عدم مساواة محتويات المسجل E.٠٩ |
| E.٠٩ | STA E.١٠٠ | لقيمة صفرية فأجمع محتويات المسجل B عدد من المرات ; |
| | | حتى تصل قيمة محتويات المسجل C الى قيمة صفرية ; |
| E.١٠٠ | | احفظ محتويات المركم عند العنوان E.١٠٠ |

مثال : ١٨

أعد حل المثال السابق باستخدام عناوين الأوامر والعلامات.

الحل :

سوف يتم استبدال أمر القفز المشروط JNZ E٠٠٦ بالأمر غير مشروط DELAY حيث DELAY هي العلامة وسوف تكتب في بداية السطر الرابع بالبرنامج كما يلي :

| Label | Mnemonics | Comment |
|-------|------------|--|
| | | ضرب رقمين ; |
| E٠٠١ | MVI B, .٠٤ | وضع الرقم ٤ في المسجل B |
| E٠٠٢ | MVI C, .٠٣ | في المسجل ٣ وضع الرقم |
| E٠٠٤ | MVI A, .٠٠ | وضع قيمة صفرية في المركم |
| E٠٠٦ | ADD B | اجمع محتويات المركم B مع محتويات المسجل |
| | | وضع النتيجة في المركم ; |
| E٠٠٧ | DCR C | قل محتويات المسجل C بقيمة ١ |
| E٠٠٨ | JNZ DELAY | في حالة عدم مساواة محتويات المسجل |
| E٠٠٩ | | لقيمة صفرية فأجمع محتويات المركم B عدد من المرات ; |
| | | حتى تصل قيمة محتويات المسجل C إلى قيمة صفرية ; |
| E٠٠١٠ | STA E٠٠١٠ | ضع محتويات المركم عند العنوان E٠٠١٠ ; |
| | | |

مثال : ١٩

المطلوب إخراج محتويات المسجل B إلى بوابة الإخراج رقم .٠٥

الحل :

حتى يمكن تنفيذ أمر الإخراج لابد أولاً من نقل المحتويات المسجل B إلى المسجل A (المركم) ثم بعد ذلك يمكن نقل محتويات المسجل A الذي هو نفسه محتويات المسجل B إلى الخرج والأوامر لهذا البرنامج

كالتالي :

MOV A, C ; في المركم ضع محتويات المسجل B

OUT ٥ ; انقل المحتويات الموجودة بالمركم إلى بوابة الخرج رقم ٥

مثال : ٢٠

المطلوب تخزين محتويات بوابة الإدخال رقم ٢ عند العنوان E100.

الحل :

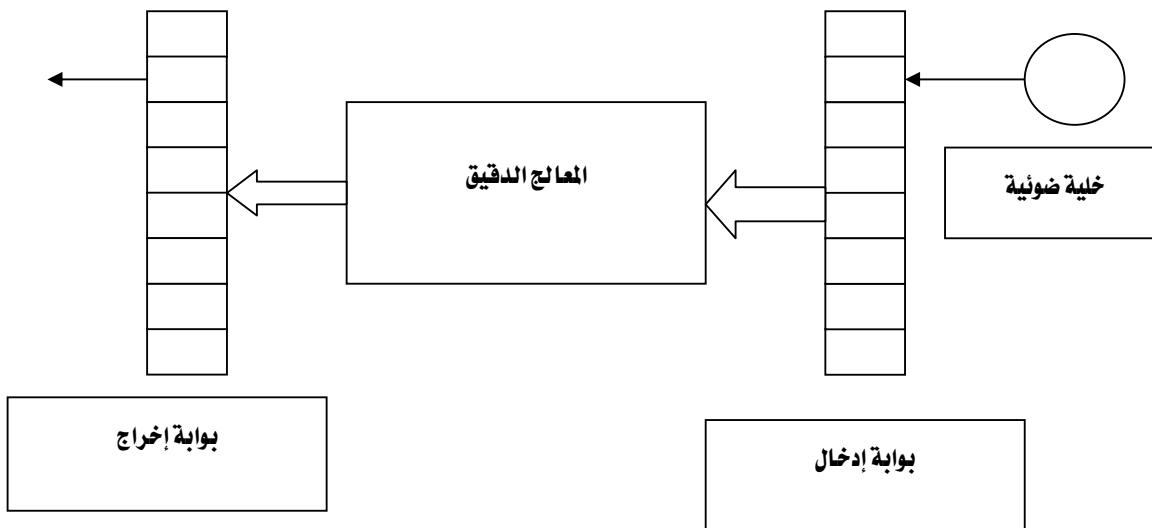
يتم تنفيذ هذا البرنامج كالتالي :

IN ٠٢ أدخل محتويات بوابة الإدخال رقم ٢ إلى المركم ;

STA E100 احفظ محتويات المركم عند العنوان E100 ;

مثال : ٢١

إذا علمت بأنه توجد خلية ضوئية مسلطة على أحد خطوط إنتاج أحد المصانع بحيث تكون وظيفة الخلية إعطاء نبضة كهربية عند مرور أي منتج على هذا الخط أي تستخدم لعد المنتج الموجود على خط الإنتاج. يتصل خرج الخلية بوحدة إدخال المعالج الدقيق عن طريق وحدة الإدخال رقم H٠١ . اكتب برنامج لعد هذا المنتج بحيث تستخدم بوابة الخرج H٠٢ الخاصة بوحدة إخراج المعالج الدقيق لإظهار نتيجة العد. يبين شكل (٥) الشكل التوضيحي لهذه العملية.



شكل (٥) رسم توضيحي للمثال .٢١

: الحل

سوف يتم استخدام المسجل A لقراءة دخل الخلية بينما سوف يتم استخدام المسجل B لقراءة عدد المنتج وسيتم تصفير المسجل B في بداية البرنامج ثم يتم زيادة هذا المسجل بمقدار واحد بمجرد وصول النبضة من الخلية. عادة لن يتم إخراج نبضة من الخلية إلا بمجرد وصول المنتج عند الخلية وبالتالي سوف يكون المعالج الدقيق في وضع انتظار (أو تأخير) إلى أن تصل النبضة إلى بوابة الدخل الخاصة بالمعالج الدقيق والبرنامج الخاص بهذه الحالة يمكن كتابته كالتالي:

| | |
|----------------|---|
| MVI B,,0; | اجعل قيمة المسجل B قيمة صفرية |
| DELAY1: IN,01; | ضع محتويات بوابة الدخل رقم ٥١ في المسجل A |
| CPI .. ; | قارن محتويات المسجل A بالقيمة صفر |
| JZ DELAY1 ; | اقفز إلى DELAY1 عندما تكون نتيجة المقارنة صفرية أي عندما تتساوى قيمة المسجل A بالقيمة الصفرية |
| ; | ; |
| ; | ; |
| INR B ; | فى حالة وصول نبضة للخلية زود قيمة المسجل B بواحد |
| DELAY2: IN,01; | ضع محتويات بوابة الدخل رقم ٥١ في المسجل A |
| CPI .,01 ; | قارن محتويات المسجل A بالقيمة واحد |
| JZ DELAY2 ; | اقفز إلى DELAY2 عندما تكون نتيجة المقارنة صفرية أي عندما تكون نتيجة قيمة المركم واحد |
| ; | المقارنة صفرية أي عندما تكون نتيجة قيمة المركم واحد |
| MOV A,B ; | انقل محتويات المسجل B إلى المركم |
| OUT .,01 ; | اخراج محتويات المسجل A عند بوابة الخرج رقم ١ |
| JMP DELAY1 ; | اقفز إلى DELAY1 |

تقويم المعلومات

- ١ - أذكر الخطوات الالزامه لكتابه برنامج بلغة التجميع.
- ٢ - ما وظيفة برنامج الاسمبر؟
- ٣ - ما مزايا وعيوب كتابة البرامج باللغات عالية المستوى؟
- ٤ - ما مزايا وعيوب كتابة البرامج بلغة التجميع؟
- ٥ - كم عدد بوابات الإدخال والإخراج للمعالج الدقيق ٨٠٨٥ والتي يمكن أن يتعامل معها المعالج الدقيق؟
- ٦ - ما نتيجة محتويات المسجلان A, B بعد تنفيذ البرنامج التالي:

| | |
|------|-----------------------|
| E... | MVI A, ^٤ |
| E..٢ | MVI B, A ^١ |
| E..٤ | ADD B |
| E..٥ | INR A |
| E..٦ | INR B |
| E..٧ | ANA B |
| E..٨ | ORAA |
| E..٩ | STA E ^{١٠} |
| E..C | MOV A, B |
| E..D | STA E ^{٢٠} |

- ٧ - ما نتيجة الإعلام بعد تنفيذ البرنامج السابق (سؤال ٦).
- ٨ - أعد كتابة البرنامج السابق (سؤال ٦) بعد استخدام الشفرات الست عشرية.
- ٩ - إذا كانت محتويات المسجل A هي H^٣A ومحتويات المسجل B هي F^١H فاكتب محتويات هذان المسجلين بعد تنفيذ التالي:

ADD A
ADDB
INR A
SUB B
NOP
NOP

INR B
ORA A
XRA B

ما نتيجة الإعلام بنهاية تنفيذ البرنامج السابق.

١٠ - أعد كتابة البرنامج السابق (سؤال ٩) باعتبار البرنامج مبتدئاً من العنوان E١٠٠ مع كتابة الشفرات الست عشرية أيضاً.

١١ - ارسم خريطة التدفق للبرنامج التالي:

| | |
|-------|-------------|
| E... | MVI A, .٥ H |
| E..٢ | MVI B, .٢ H |
| E..٤ | ADD B |
| E..٥ | NOP |
| E..٦ | NOP |
| E..٧ | INR B |
| E..٨ | INR B |
| E..٩ | DCR A |
| E..A | JNZ E..٥ |
| E..D | STA E١٠٠ |
| E..١٠ | MOVA, B |
| E..١١ | STA E٢٠٠ |

١٢ - ما محتويات العنوانين E٢٠٠, E١٠٠ بعد تنفيذ البرنامج السابق (سؤال ١١).

١٣ - أعد كتابة البرنامج السابق (سؤال ١١) مستخدماً العلامات.

١٤ - ارسم خريطة تدفق لاختبار قيمة البت الأولى من محتويات المركم حيث عندما تكون نتيجة محتوى البت الأولى صفر فضع الرقم ٥ في العنوان E١٠٠ بينما عندما تكون نتيجة محتوى البت الأولى واحد فضع الرقم ٦ في نفس العنوان السابق.

١٥ - اكتب برنامج بلغة التجميع يتحقق المطلوب بالسؤال السابق (سؤال ١٤).



المحتويات

V

تمهيد عامة

١

الباب الأول : مقدمة لـ الحاسوب الدقيق

١

١ مفاهيم لـ الحاسوب الدقيق والمعالج الدقيق

١

١- ١- أسباب ظهور المعالج الدقيق

٢

١- ٢- مفاهيم المعالج الدقيق و الحاسوب الدقيق

٥

٢ نظام المعالج الدقيق

٥

٢- ١- الناقل (Bus)

٦

٢- ٢- ناقل البيانات (Data Bus)

٧

٢- ٣- ناقل العنوان (Address Bus)

٨

٢- ٤- ناقل التحكم (Control Bus)

١١

٣ هيئة المعلومات المستعملة من طرف المعالج

١٢

تقسيم المعلومات

١٣

الباب الثاني : موجهات الدخول والخرج

١٣

١ خصائص وحدات إدخال/إخراج

١٣

١- ١- جهاز الدخول

١٥

١- ٢- الجهاز الخارجي

١٦

٢ الذاكرة

١٦

٢- ١- تعريف

١٧

٢- ٢- نظام الخارجي للذاكرة

١٩

٢- ٣- بيان الذاكرة

٢١

٢- ٤- تذكير للمفسر الثنائي (Binary Decoder)

٢٣

٣- ٥- مراحل القراءة و الكتابة

| | |
|----|--|
| ٢٤ | ٣ إمكانيات الاتصال بين المعالج والوحدات في نشر البيانات |
| ٢٤ | ١- إمكانيات الاتصال بين المعالج و وحدات إدخال/إخراج |
| ٢٥ | ٢- نشر البيانات بطريقة الانقطاع |
| ٢٦ | ٣- نقل الذاكرة المباشر |
| ٢٧ | تقويم المعلومات |

| | |
|----|--|
| ٣١ | الباب الثالث: التكوين الداخلي للذاكرة |
| ٣١ | ١- الذاكرة الشبه موصلة |
| ٣٣ | ٢ ذاكرة طيارة |
| ٣٣ | ١- ذاكرة ستاتيكية (SRAM : Static Random Access Memory) |
| ٣٣ | ٢- ذاكرة دينامكية (DRAM : Dynamic Random Access Memory) |
| ٣٥ | ٣ ذاكرة غير طيارة |
| ٣٥ | ١- ذاكرة قرائية فقط (ROM : Read Only Memory) |
| ٣٦ | ٢- ذاكرة قرائية قابلة للبرمجة (PROM : Programmable Read Only Memory) |
| ٣٧ | ٣- ذاكرة قرائية قابلة للمحو و البرمجة (EPROM : Erasable Programmable Read Only Memory) |
| ٣٨ | ٤- ذاكرة قرائية قابلة للبرمجة و المحو الكهربائي (EEPROM : Electrical Erasable Programmable Read Only memory) |
| ٤٠ | تقويم المعلومات |

| | |
|----|---|
| ٤٢ | الباب الرابع : معالجة البيانات |
| ٤٢ | ١ البنائية والعملية القاعدية للمعالج |
| ٤٤ | ٢ مرحلة بعد مرحلة داخل المعالج |
| ٤٤ | ٢- ١- تفزيذ تعليمية |
| ٤٦ | ٢- ٢- مصادر سجل العنوان |
| ٤٨ | ٣ المعالج Intel ٨٠٨٥A : السجلات والتعليمات |
| ٤٨ | ٣- ١- السجلات |
| ٤٨ | ٣- ٢- التعليمات |
| ٥١ | ٣- ٣- تفسير التعليمات |
| ٥٢ | ٤ تعليمات تحويل البيانات |
| ٥٢ | ٤- ١- طريقة تحويل البيانات ما بين المعالج و وحدات إدخال/إخراج |
| ٥٠ | ٤- ٢- طريقة تحويل البيانات بين المعالج و الذاكرة |
| ٥٩ | ٤- ٣- تحويل البيانات داخل المعالج ما بين السجلات |
| ٦١ | ٥ العمليات المنطقية |
| ٦١ | ٥- ١- دليل محتوى سجل الحالات |
| ٦٣ | ٦ بيان السياق (Flowchart) |
| ٦٥ | ٧ تعليمات فرعية (Branch Instructions) |
| ٦٦ | ٧- ١- تعليمية القفز (JMP : JUMP) |
| ٦٨ | ٧- ٢- تعليمات النداء (CALL) |
| ٦٨ | تقدير المعلومات |

| | |
|----|--|
| ٧٢ | الباب الخامس : برمجة المعالج الدقيق والجهاز الدقيق |
| ٧٢ | ١ مقدمة |
| ٧٢ | ٢ لغات الحاسوب |
| ٧٣ | ٣ لغة التجميع |
| ٧٤ | ٣- ١- برنامج الأسمبلر |
| ٧٤ | ٣- ٢- خطوات كتابة بلغة الأسمبلر برنامج |
| ٧٦ | ٤ أمثلة |
| ٩ | تقسيم المعلومات |

تقدر المؤسسة العامة للتعليم الفني والتدريب المهني الدعم

المالي المقدم من شركة بي آيه إيه سيستمز (العمليات) المحدودة

GOTEVOT appreciates the financial support provided by BAE SYSTEMS

